
CENTRO UNIVERSITÁRIO UNIFACVEST¹
CURSO DE ENGENHARIA ELÉTRICA
DOUGLAS MENDES SOTORIVA

TCC:
ESTUDO, ANÁLISE, MODELAGEM E CONTROLE DO
CONVERSOR DUPLO SEPIC QUADRÁTICO

LAGES
2020

¹ Os argumentos e estrutura do TCC estão nos passos metodológicos do livro de metodologia, p.44 a p.53: RODRIGUES, Renato. Gonçalves, José Correa. **Procedimento de metodologia científica**. 9.ed. Lages, SC. PAPERVEST. 2020. Disponível em Material Acadêmico UNIFACVEST, Biblioteca Física UNIFACVEST ou prpe@unifacvest.edu.br.

DOUGLAS MENDES SOTORIVA

**TCC:
ESTUDO, ANÁLISE, MODELAGEM E CONTROLE DO
CONVERSOR DUPLO SEPIC QUADRÁTICO**

Relatório de TCC apresentado ao
Centro Universitário UNIFACVEST,
como parte dos requisitos para obtenção
do título de Bacharel em Engenharia
Elétrica.

Prof.(a) Orientador:
Franciéli Lima de Sá Biasiolo
Coordenador do Curso:
Franciéli Lima de Sá Biasiolo.

LAGES
2020

DOUGLAS MENDES SOTORIVA

**TCC:
ESTUDO, ANÁLISE, MODELAGEM E CONTROLE DO
CONVERSOR DUPLO SEPIC QUADRÁTICO**

Relatório de TCC apresentado ao
Centro Universitário UNIFACVEST,
como parte dos requisitos para obtenção
do título de Bacharel em Engenharia
Elétrica.

Prof.(a) Orientador:
Francieli Lima de Sá Biasiolo
Coordenador do Curso:
Francieli Lima de Sá Biasiolo.

Lages, SC 08/07/2020 Nota 10,0
(data de aprovação)

Francieli Lima de Sá Biasiolo
(assinatura do orientador- assinatura-digital ou scammer)

Francieli Lima de Sá Biasiolo

(coordenador do curso de graduação, nome e assinatura-digital ou scammer)

Monografia apresentada ao Centro Universitário Facvest – UNIFACVEST, como requisito necessário para a obtenção do título de Bacharel em Engenharia Elétrica.

Douglas Mendes Sotúria
NOME DO ALUNO

Estudo, Análise, Modelagem e Controle
de Conversor Duplo Sepic Quadrático
TÍTULO DO TRABALHO

BANCA EXAMINADORA:

Dra. Eng. Eletricista Francieli Lima de Sá Biasiolo
Titulação e nome do Orientador (a)



Documento assinado digitalmente
Samir Ahmad Mussa
Data: 24/07/2020 11:58:08-0300
CPF: 401.044.430-49

Titulação e nome do Co-orientador (a)

Msc. Eng. Eletricista Silvio Moraes de Oliveira
Titulação e nome do Avaliador (a).

Francieli Lima de Sá Biasiolo
Coordenador (a) Prof. (a). Titulação e nome da Coordenador (a).

Lages, 08 de julho de 2020.

AGRADECIMENTOS

Gostaria primeiramente de agradecer a Deus por me dar saúde, força e oportunidades que vem me proporcionando em minha vida.

Aos meus pais Adelar Sotoriva e Claudereci Mendes Sotoriva, que buscam sempre ajudar, incentivar e me apoiar a ir atrás de meus objetivos.

Ao meus Irmãos Rossano Mendes Sotoriva e Thalles Mendes Sotoriva que sempre posso contar nos momentos que realmente preciso.

A minha orientadora Dra. Franciéli Lima de Sá, por toda ajuda e suporte que ela me forneceu durante a graduação, pela orientação durante o desenvolvimento deste trabalho e por sempre estar disposta a ajudar e compartilhar seu conhecimento.

Aos membros da minha banca avaliadora, Professor Silvio Moraes de Oliveira e Professor Samir Ahmad Mussa, que disponibilizaram de seu tempo para avaliar este trabalho.

A todos os professores e funcionários do Centro Universitário UNIFACVEST.

Aos meus colegas da graduação, pela amizade e bons momentos que tivemos nesses últimos cinco anos.

Ao Cleiton e Willian por toda ajuda e conhecimento que transmitiram durante a realização deste trabalho.

E a todos que de alguma maneira contribuíram para a minha formação, obrigado

*"Aqueles que passam por nós, não vão sós,
não nos deixam sós. Deixam um pouco de si,
levam um pouco de nós."*

Antoine de Saint-Exupéry

RESUMO

Este trabalho apresenta um estudo de um conversor CC-CC, chamado Duplo Sepic Quadrático. Esta topologia faz parte de uma família de conversores quadráticos baseados nos conversores convencionais CC-CC (Buck, Boost, Buck-Boost, Cúk, SEPIC e Zeta). Para que seja possível tornar os conversores básicos em conversores com elevada taxa de conversão estática, é necessário adicionar uma célula de comutação. Além do seu alto ganho estático, o conversor também prioriza a redução dos esforços em seus interruptores, o que justifica a sua topologia rebatida horizontalmente. A metodologia adotada neste trabalho será um estudo teórico da topologia, analisando seu princípio seu funcionamento, formas de onda e etapas de operação, simulação do conversor operando em malha aberta. O desenvolvimento do modelo matemático e controle do conversor também estão apresentados neste trabalho. Com o intuito de preparar o conversor para os testes práticos foi elaborado o layout da topologia em 2D e 3D.

Palavras-chave: Conversor CC-CC; Duplo Sepic Quadrático.

ABSTRACT

This work presents a study of a DC-DC converter, called Double Sepic Quadratic. This topology is part of a family of quadratic converters based on conventional DC-DC converters (Buck, Boost, Buck-Boost, Cúk, SEPIC and Zeta). To make it possible to convert basic converters into converters with a high static conversion rate, it is necessary to add a switching cell. In addition to its high static gain, the converter also prioritizes the reduction of efforts on its switches, which justifies its horizontally folded topology. The methodology adopted in this work will be a study about topology, analyzing its principle, its functioning, waveforms and stages operation, simulation of the converter operating in open loop. The development of mathematical model and converter control are also presented in this work. In order to prepare the converter for practical tests, the layout of the topology was prepared in 2D and 3D.

Keywords: DC-DC Converter. Double quadratic Sepic.

Lista de Figuras

1	Estrutura básica do conversor CC-CC SEPIC com uma saída.	12
2	Circuito Equivalente do Conversor SEPIC visto do lado primário	12
3	Etapas de funcionamento do conversor SEPIC.	13
4	Curva de Ganho Etático Conversor SEPIC.	14
5	Conversores SEPIC Multinível	15
6	Célula Básica de Comutação	16
7	Origem Sepic Quadrático	17
8	Origem Duplo Sepic Quadrático	18
9	Topologias comparadas do Conversor SEPIC	19
10	Duplo Sepic Quadrático Etapa 1 de Operação	20
11	Duplo Sepic Quadrático Etapa 2 de Operação	21
12	Formas de Onda do Conversor Duplo SEPIC Quadrático em Modo de Condução Contínua	22
13	Formas de Onda do Conversor Duplo SEPIC Quadrático em Modo de Condução Contínua	23
14	Ganho Estático Duplo Sepic Quadrático X SEPIC Convencional	26
15	Duplo Sepic Quadrático Simulado (PSIM)	27
16	Tensão de entrada e tensão de saída na simulação no PSIM	27
17	Principais Formas de Onda Simulação PSIM	28
18	Principais Formas de Onda Simulação PSIM	29
19	Principais Formas de Onda Simulação PSIM	30
20	Simulação do Rendimento	31
21	Comparação do modelo matemático $G_{vd}(s) = \frac{\hat{V}_0(s)}{\hat{d}(s)}$ (Azul) com o conversor utilizando a ferramenta ACSweep do PSIM (red).	33
22	Malha do controle de tensão obtida através da ferrameta SISOTOOL (Matlab). . .	34
23	Tensão de saída e corrente de entrada, para um degrau de carga de 50%.	35
24	Estrutura FPGA	38
25	Layout 2D Placa de Circuito Impresso Conversor Duplo Sepic Quadrático. .	39

26	Layout 3D Placa de Circuito Impresso Conversor Duplo Sepic Quadrático. .	39
----	--	----

Lista de Tabelas

1	Comparação do conversor proposto com os conversores existentes na literatura. . .	19
2	Parâmetros Utilizados para a Simulação do Conversor	26

LISTA DE SIGLAS

CC - Corrente contínua

DC - Direct current

FPGA - Field Programmable Gate Array, em português (Matriz de Portas Programáveis em Campo)

IEEE - Instituto de Engenheiros Eletricistas e Eletrônico

PCI - Placa de Circuito Impresso

PI - Proporcional Integral

PID - Proporcional Integral Derivativa

PWM - Pulse-width modulation (Modulação por largura de pulso)

Sumário

1	INTRODUÇÃO	8
1.1	Objetivos	9
1.1.1	Objetivos Gerais	9
1.1.2	Objetivos Específicos	9
1.2	Justificativa	9
1.3	Aplicações	10
1.4	Metodologia	10
2	REVISÃO BIBLIOGRÁFICA	11
2.1	Introdução	11
2.2	Conversor CC-CC Sepic Convencional não isolado	11
2.3	Conversor Sepic Multinível	14
3	CONVERSOR CC-CC DUPLO SEPIC QUADRÁTICO	16
3.1	Introdução	16
3.2	Célula Básica de Comutação	16
3.3	Princípio de Funcionamento	17
3.4	Análise de etapas de operação e formas de onda em MCC	20
3.5	Equações Características	24
3.6	Simulação do Conversor em Malha Aberta	25
3.7	Simulação de Rendimento do Conversor	30
3.8	Modelagem Matemática e Controle do Conversor	30
4	PROJETO DO LAYOUT 2D E 3D	36
4.1	Introdução	36
4.2	Componentes do Conversor	36
4.2.1	Definição de Semicondutores	36
4.2.2	Definição dos Capacitores	36
4.2.3	Indutores	37

4.3	Altium Designer	37
4.4	Implementação do Acionamento e Controle do Conversor	37
4.4.1	FPGA	37
4.5	Diagrama Esquemático do Conversor Duplo Sepic Quadrático	38
4.6	Apresentação Layout 2D e 3D do Conversor	39
5	CONCLUSÃO	40

1 INTRODUÇÃO

A eletrônica de potência tem um papel de grande importância nas mais diversas áreas da engenharia elétrica e eletrônica, encontrada no campo científico e tecnológico, tanto na simples conversão de energia elétrica ou no controle de sistemas eletrônicos, ou até mesmo, em áreas que anos atrás, não havia muita necessidade, como por exemplo sistemas de potência, hoje os engenheiros que nela atuam devem conhecer como os conversores estáticos se comportam, para entender a geração de reativos e distorção das formas de onda de tensão e corrente, nos processos de geração, transmissão e distribuição de energia (MARTINS; BARBI, 2006).

Um circuito que contenha resistores, capacitores e indutores (elementos passivos) e diodos, tiristores e transistores (elementos ativos) sejam eles BJTs, MOSFETs ou IGBTs, de uma maneira associada será entendido como conversor estático (BOTTARELLI, 2006). Com a possibilidade de se ter componentes cada vez menores e microprocessadores com memórias cada vez maiores, é possível ter circuitos mais simples, eficientes e baratos tornando assim, a eletrônica de potência mais acessível e popular, o impacto disso, é ver sua aplicação em diversas indústrias como a de automação, transporte, transmissão e distribuição de energia, na conversão de energia, à eletrônica de potência (MARTINS; BARBI, 2006). Segundo Martins e Barbi (2006), dentre os conversores de corrente contínua, há diversos modelos, porém, seis deles se destacam: o conversor Buck, o conversor Boost, o conversor Buck-Boost, o conversor Cúk, o conversor Sepic e o conversor Zeta.

As topologias convencionais CC-CC, não atentem à aplicações onde existe a necessidade de uma alta elevação na tensão de saída, em aplicações onde há essa necessidade por exemplo, onde a energia é gerada com fontes de energia não convencionais ou renováveis são, a eólica, gás natural, painéis fotovoltaicos e células a combustão, existe a possibilidade da utilização de conversores CC-CC isolados, no entanto, podem não ser a melhor alternativa tendo em vista que, os conversores isolados tem uma eficiência menor devido ao seu transformador e, a indutância de dispersão do transformador causa altos picos de tensão nos interruptores (Sá, 2014).

Com o objetivo de minimizar esforços de tensão nos interruptores, os conversores não-isolados CC-CC com alto ganho estático, são os mais adequados para aplicações com a necessidade de alta elevação na tensão de saída, são conversores com uma grande quantidade de semicondutores, e devido sua importância deverá ser feita uma escolha criteriosa, componentes capazes de suportar altas tensões, funcionar em alta frequência e sejam ultrarrápidos (Sá, 2014).

Nos estudos realizados por Sá (2014), foram apresentados seis novas topologias de conversores quadráticos, formando uma nova família de conversores de alta conversão estática, no qual o foco deste trabalho será estudar uma dessas topologias, especificadamente o conversor Duplo Sepic Quadrático.

No presente trabalho será desenvolvido o projeto físico dos indutores do conversor, o esquemático e *layout* do conversor para futura implementação prática, a curva de eficiência do conversor também será gerada. Além disso, também será desenvolvido a modelagem matemática e o controle do conversor.

1.1 Objetivos

1.1.1 Objetivos Gerais

Este trabalho tem por objetivo principal apresentar um estudo sobre o conversor estático proposto por Sá (2014), o conversor CC-CC Duplo Sepic Quadrático. Algumas etapas não presentes ainda na literatura serão desenvolvidas no presente trabalho, conforme apresentadas nos objetivos específicos.

1.1.2 Objetivos Específicos

Como objetivo específico para este trabalho, tem-se o desenvolvimento do projeto físico dos indutores do conversor, o esquemático e o *layout* do conversor em duas e três dimensões para futura implementação prática e a curva de eficiência do conversor. Além disso, a modelagem matemática e o controle do conversor também serão desenvolvidos e apresentados no trabalho.

1.2 Justificativa

Hoje com a crescente demanda por energia, e com o surgimento de energias renováveis que buscam não só atender esta demanda, mas também minimizar os impactos ambientais, a eletrônica de potência ganha seu espaço para a transmissão, distribuição e armazenamento, entre estas fontes de renováveis de energia, também vem sendo implementada em veículos elétricos para torná-los mais eficientes.

Este trabalho se justifica com o objetivo de aprofundar os estudos em uma nova topologia para contribuir e tornar possível a criação de conversores não apenas mais eficientes, mas com uma boa técnica de controle digital, um aspecto construtivo viável e assim trazer melhorias não somente para aplicações onde existe a necessidade de uma alta taxa de

conversão estática de potência, assim como contribuir com o desenvolvimento da eletrônica de potência.

1.3 Aplicações

Segundo Rashid (2014), que traz uma definição para eletrônica de potência como "aplicação de eletrônica de estado sólido para o controle e conversão de energia", é composta por três itens, a potência, a eletrônica e o controle. O primeiro item controle, para trabalhar com as características dinâmicas e de regime permanente de sistemas de malha fechada, o segundo item a potência descreve equipamentos de potência estáticos e rotativos para geração, transmissão e distribuição de energia elétrica, e o terceiro item a eletrônica que são os circuitos e dispositivos de estado sólido para processamento de sinal, que busca, atender os objetivos de controle estabelecidos previamente.

A evolução tecnológica em dispositivos semicondutores de potência proporcionou, aumento da capacidade de potência e velocidade de chaveamento, devido também tecnologias de microprocessadores e microcomputadores, que tem grande impacto no controle nos semicondutores de potência em equipamentos modernos.

Utilizada atualmente no mundo moderno em uma vasta quantidade de aplicações que necessitam conversores de energia para alta potência, equipamentos como, controles de aquecimento, de iluminação, de motores, fontes de alimentação e diversos outros.

1.4 Metodologia

Este estudo será realizado através de uma análise qualitativa, no qual inicialmente será realizado uma revisão bibliográfica sobre conversores CC-CC, mais especificamente o conversor Sepic, com foco no conversor Duplo Sepic Quadrático, proposto por (SÁ, 2014).

Inicialmente serão estudadas as equações matemáticas, simulação em software e análise do conversor em malha aberta e operando no modo de condução contínua. Após, será desenvolvido o projeto físico dos indutores do conversor, o esquemático e o *layout* do protótipo do conversor em 2D e 3D. Um parâmetro importante na análise deste conversor é a eficiência do mesmo, no qual será desenvolvida no presente trabalho. Por fim, o modelo matemático em espaço de estados do sistema de décima segunda ordem é realizado. Também, o controle da malha de tensão do conversor será desenvolvido e apresentado no trabalho.

2 REVISÃO BIBLIOGRÁFICA

2.1 Introdução

Há muitas topologias de conversores CC-CC, mas existem seis topologias que são mais conhecidas e difundidas, segundo os estudos de (MARTINS; BARBI, 2006), essas topologias de conversores são conhecidas como: Buck, Boost, Buck-Boost, Cúk, Sepic e Zeta. Devido a baixa complexidade destes conversores servem como base para o desenvolvimento de novas topologias.

Este trabalho utiliza de objeto de estudo uma topologia com elevada taxa de conversão estática, o Duplo Sepic Quadrático, a principal base de referência dos dados apresentados neste estudo será conforme a tese de (SÁ, 2014). Será apresentado neste capítulo aspectos básicos sobre a origem da topologia básica do conversor Sepic. Conhecer o conversor Sepic convencional é importante para que posteriormente seja possível entender melhor o conversor Duplo Sepic Quadrático.

2.2 Conversor CC-CC Sepic Convencional não isolado

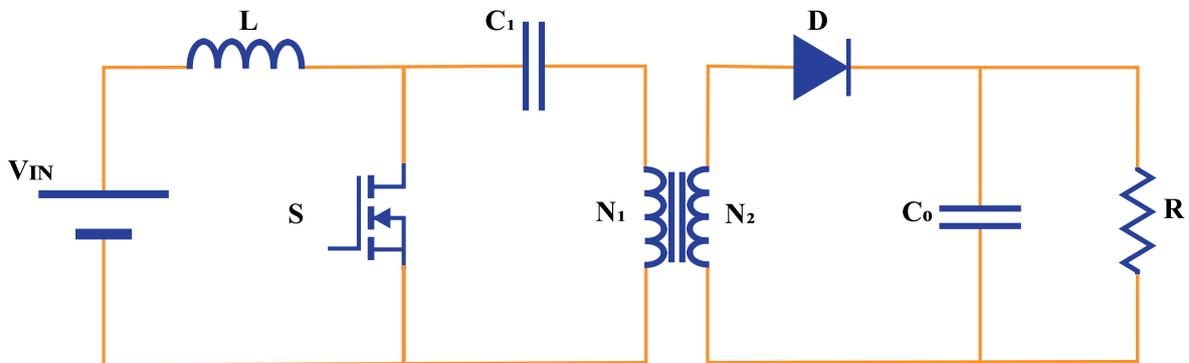
Criado em 1977, o conversor Sepic, uma sigla inglesa para o nome, Single-Ended Primary Inductance Converter, apresentado nos estudos de (MASSEY; SNYDER, 1977) encontrado na literatura portuguesa traduzido como Conversor com Indutância Simples no Primário (HART, 2012)|(RASHID, 2014).

Segundo Martins e Barbi (2006), a topologia tem como principais características, baixa complexidade, a possibilidade de operar como elevador ou abaixador de tensão, naturalmente isolado por sua estrutura, a corrente de entrada apresenta pequena ondulação devido a entrada se comportar como fonte de corrente, e sua saída por se comportar como fonte de tensão, facilita a utilização de conversores com múltiplas saídas. Existe uma grande dificuldade em fazer o controle deste conversor devido haver em sua estrutura muitos componentes magnéticos tornando-o um sistema de 4 ordem. Mas existem estudos que buscam maneiras de fazer este controle nos conversores, em (GIREESH; SEEMA, 2015) observa-se a utilização de controle de modo deslizante aplicado, também existem estudos que apresentam uma combinação de controle de modo deslizante e controle proporcional integral proposto em (THARANYA, 2014).

Na Figura 1 está apresentada a estrutura básica do conversor Sepic com uma saída, o conversor tem suas características semelhantes ao conversor Cúk isolado, foi criado para trabalhar em forma de elevador de tensão, e também com a possibilidade de ter altas tensões em sua saída. É um conversor que se necessário sua estrutura permite que, sejam acrescenta-

das novas saídas com o incremento de novos estágios desde que a cada saída exista um novo indutor, um diodo e um capacitor (MARTINS; BARBI 2006).

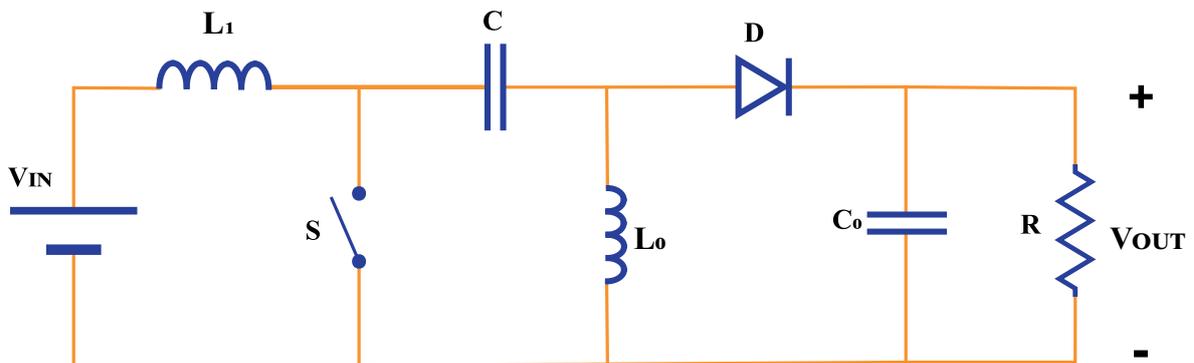
Figura 1: Estrutura básica do conversor CC-CC SEPIC com uma saída.



Fonte: Autoria Própria (2020).

Conforme ilustrado na Figura 2, um circuito equivalente ao conversor da Figura 1, onde os parâmetros secundários são representados apenas no primário, o conversor trabalha com etapas de chaveamento.

Figura 2: Circuito Equivalente do Conversor SEPIC visto do lado primário



Fonte: Autoria Própria (2020).

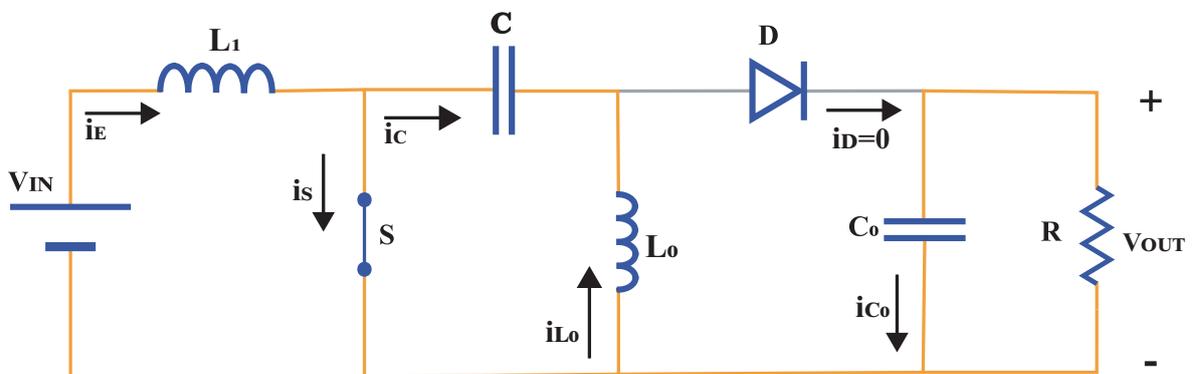
Para a análise das etapas de operação deste conversor, observa-se os instantes onde o interruptor está conduzindo ou bloqueado, gerando assim duas etapas de operação:

Na primeira etapa de operação, como mostra a Figura 3 (a), ocorre no instante em que o interruptor está em condução, o diodo D está bloqueado, a tensão de entrada é V_{IN} , e a tensão de saída V_{OUT} , haverá neste instante tensão reversa sobre o diodo, o indutor L_1

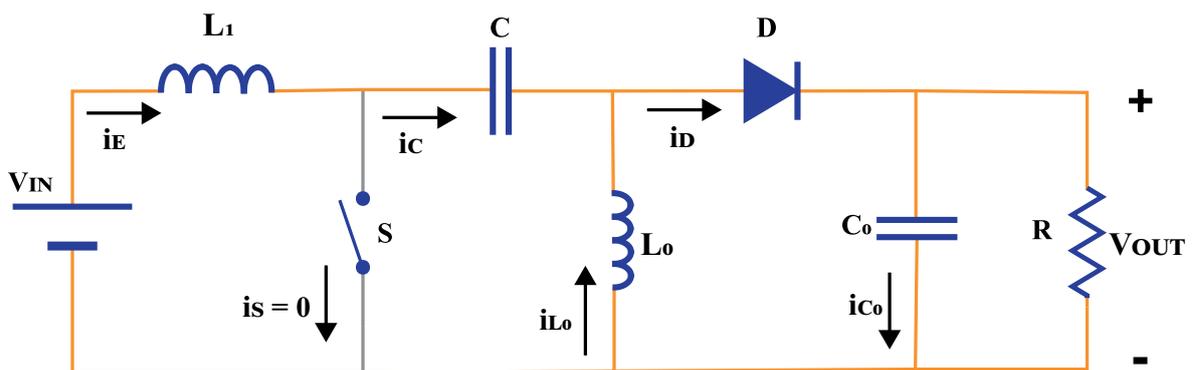
está armazenando energia que recebe da fonte V_{IN} , as correntes dos indutores i_{L_1} e i_{L_0} , e da chave i_{S1} crescem linearmente neste momento, nesta etapa o capacitor C_0 é quem alimenta a carga, conforme mostra (MARTINS; BARBI, 2006).

Na segunda etapa de operação, como mostrado na Figura 3 (b), ocorre no instante em que o interruptor está bloqueado, não conduzindo corrente, o diodo D agora entra em condução, as tensões em L_1 e L_0 assumem o valor de V_{OUT} , e a energia dos indutores L_1 e L_0 são transferidas para o capacitor C_0 e para a carga R. As correntes em L_1 e L_0 agora decrescem linearmente juntamente com a corrente do diodo i_D , a tensão no interruptor será $V_S = V_{IN} + V_{OUT}$, como apresentado em (MARTINS; BARBI, 2006).

Figura 3: Etapas de funcionamento do conversor SEPIC.



(a) Etapa 1 SEPIC



(b) Etapa 2 SEPIC

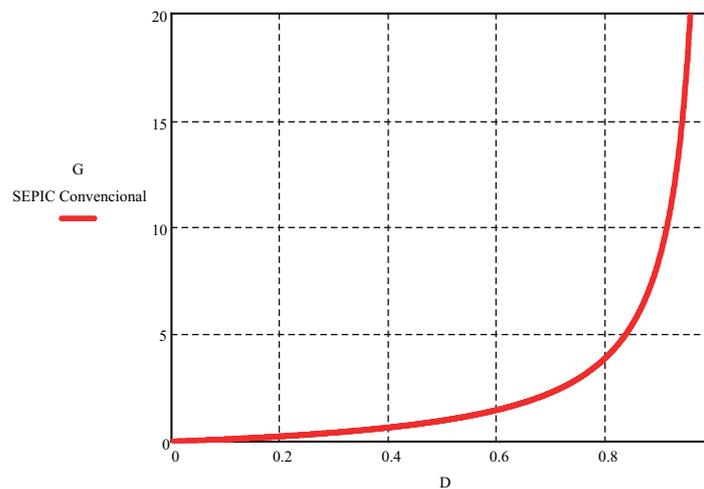
Fonte: Autoria Própria (2020).

O ganho estático deste conversor é dado pela Equação 1 (MARTINS; BARBI, 2006), que trabalha com a tensão de entrada V_{IN} , a tensão de saída V_{OUT} e a razão cíclica D . A razão cíclica é responsável pelo ajuste do sinal PWM, que por sua vez controla o tempo que a chave S fica aberta ou fechada.

$$G = \frac{V_{OUT}}{V_{IN}} = \frac{D}{1 - D} \quad (1)$$

O Conversor Sepic pode ter característica abaixadora ou elevadora, de sua razão cíclica D , que varia dentro de um espectro entre 0 e 1. Na Figura 4 está ilustrada a curva de ganho estático G do conversor Sepic, quando a razão cíclica (D) atinge um valor acima de 0,5 o conversor Sepic assume a característica de elevador com ganhos maiores, então, para obter uma tensão de saída de qualidade é necessário uma alta frequência de chaveamento, aliado a um sinal PWM adequado para obter uma boa eficiência no conversor (RASHID, 2014).

Figura 4: Curva de Ganho Etático Conversor SEPIC.



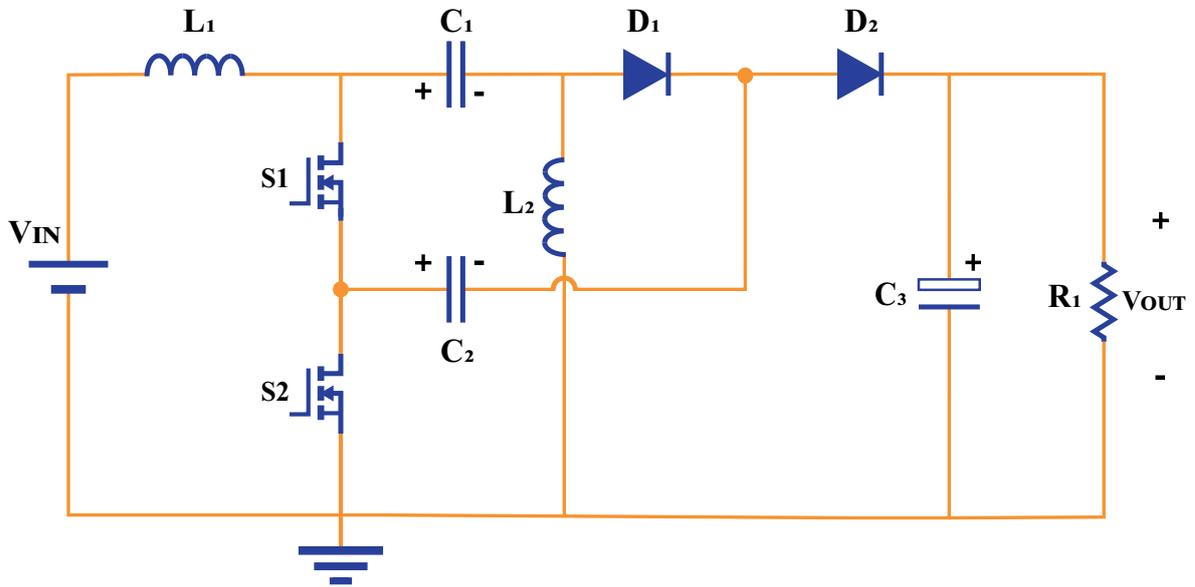
Fonte: Autoria Própria (2020), baseado em (MARTINS; BARBI, 2006).

2.3 Conversor Sepic Multinível

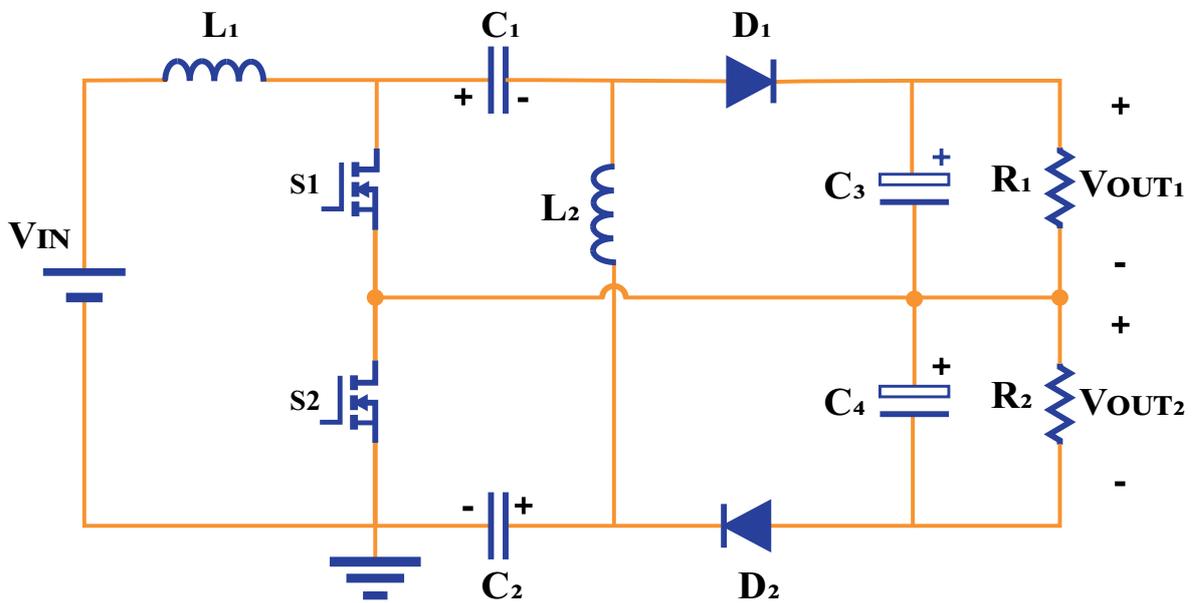
Um conversor multinível adapta a topologia para dividir grandezas como tensão ou corrente, permitindo que componentes que operem com uma tensão menor sejam utilizados nestes conversores, o que não só reduz as perdas no conversor mas também faz uma redução de custos, além de se apresentar como uma melhor técnica a ser empregada (PADILHA, 2011).

Na Figura 5, tem-se duas topologias multinível do conversor Sepic, ambas apresentam características do conversor Sepic clássico apresentado por (MARTINS; BARBI, 2006). Porém, estas topologias 1 e 2 apresentam diferenças pelo número de componentes, referencial de entrada e saída e a configuração de saída é diferente nas duas topologias (PADILHA, 2011) (RUAN; WEI; XUE, 2003).

Figura 5: Conversores SEPIC Multinível



(a) Topologia 1



(b) Topologia 2

Fonte: Autoria Própria (2020), baseado em (PADILHA, 2011) e (RUAN; WEI; XUE, 2003).

3 CONVERSOR CC-CC DUPLO SEPIC QUADRÁTICO

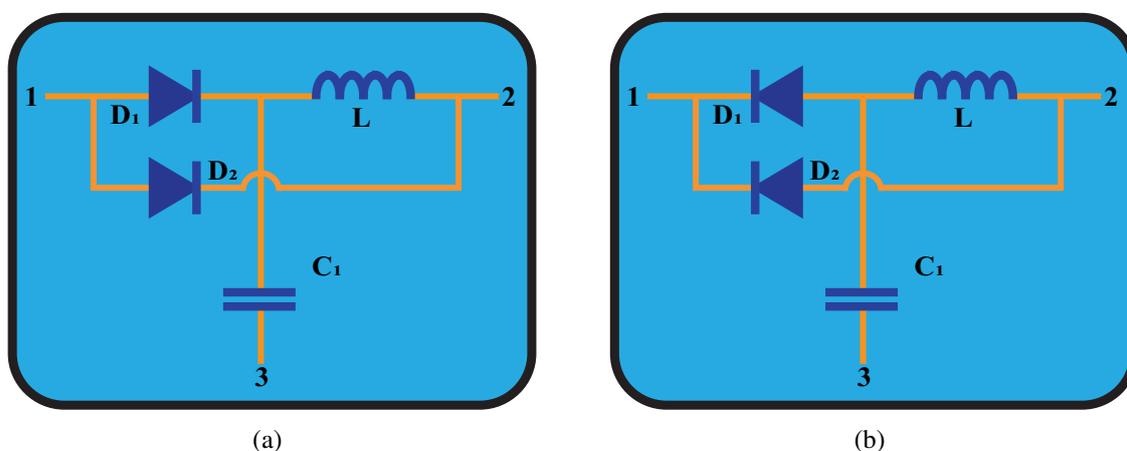
3.1 Introdução

A topologia do conversor Duplo Sepic Quadrático proposto por Sá (2014), é apresentada neste capítulo, tem por objetivo de trazer sua origem e seu princípio de funcionamento. Assim, uma revisão teórica da nova topologia será realizada buscando abordar, uma análise do conversor operando em modo de condução contínua, as equações características que descrevem o conversor, a realização da modelagem matemática e controle do conversor e simulação no software PSIM para a obtenção dos dados de operação, e rendimento do conversor. É importante mencionar que na configuração Conversor Duplo Sepic quadrático não é uma topologia multinível pois esta topologia trabalha com as chaves realizando o ciclo de operação juntas.

3.2 Célula Básica de Comutação

Através de técnicas de manipulação de circuitos, é possível obter conversores CC-CC com elevada taxa de conversão, utilização de células de ganho são úteis para esta situação (SILVA, 2020). A família de conversores apresentada por Sá (2014), utilizam de uma célula básica de comutação comum entre suas topologias, na Figura 6 pode-se observar a célula que é a responsável pelo ganho quadrático não só do Duplo Sepic Quadrático mas também dos demais conversores da família.

Figura 6: Célula Básica de Comutação



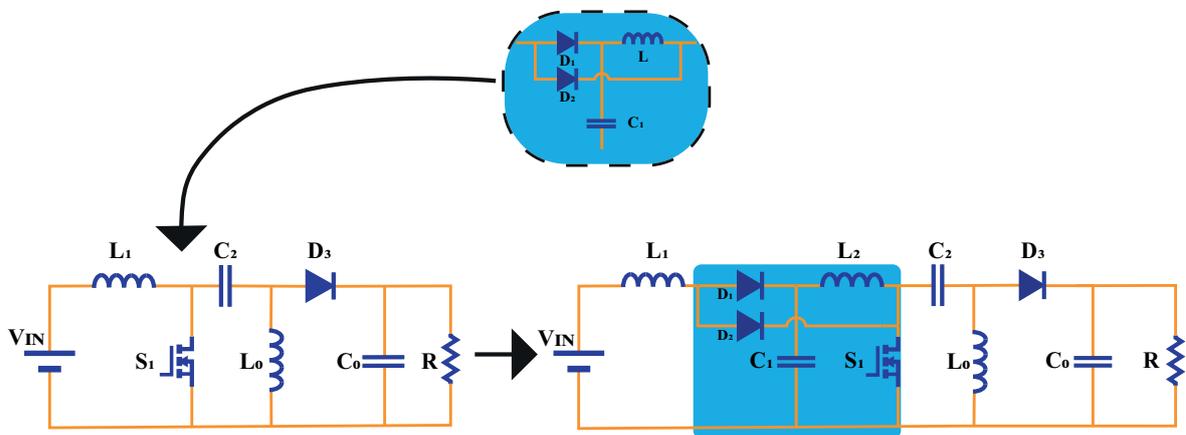
Fonte: Autoria Própria (2020).

A célula, caracterizada por possuir um indutor, um capacitor e dois semicondutores passivos. O sentido da corrente entre os terminais 1 e 2 é determinado pela posição dos diodos D_1 e D_2 , conforme Figura 6 (a) e (b). Não há necessidade de uso de comando para semicondutores, pois são apenas diodos e é uma célula de fácil construção. Entre os terminais 1 e 3 a célula está se comportando como uma fonte de tensão, entre os terminais 3 e 2 como uma fonte de corrente (SÁ, 2014)

3.3 Princípio de Funcionamento

O conversor CC-CC Sepic básico não isolado (MARTINS; BARBI, 2006), é a base utilizada para a concepção do conversor Duplo Sepic Quadrático, primeiro para o conversor ganhar sua característica de conversor com elevado ganho estático é adicionado à sua topologia uma célula de comutação básica, como mostra a Figura 7, onde apresenta-se a topologia básica do conversor SEPIC, é adicionado a célula de ganho, e assim obtém-se o conversor SEPIC Quadrático de única chave.

Figura 7: Origem Sepic Quadrático

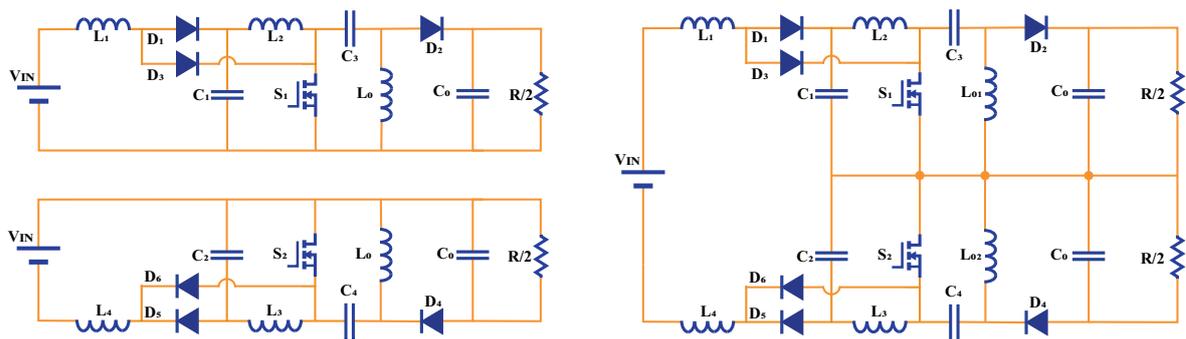


Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

Na Figura 8 está apresentado a origem do conversor Duplo Sepic Quadrático, proposto por Sá (2014), pode-se observar que os dois conversores Sepic Quadráticos são re-batidos, formando o Conversor Duplo SEPIC Quadrático. Diferente de outras topologias o Conversor Duplo Sepic Quadrático possui um número maior de componentes, mas possui

como vantagem a configuração apresentada dos componentes, onde obtêm-se uma tensão de entrada dividida. Assim, as tensões no circuito são divididas, reduzindo os esforços de tensão nos semicondutores. A topologia mantém o ganho quadrático, tornando possível seu uso em aplicações de alta tensão, possuem um elevado ganho estático e tensão reduzida em seus interruptores (SÁ, 2014).

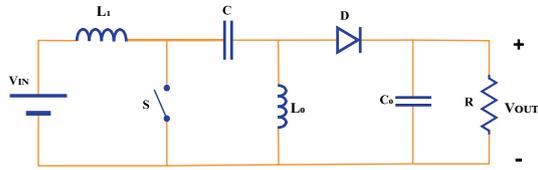
Figura 8: Origem Duplo Sepic Quadrático



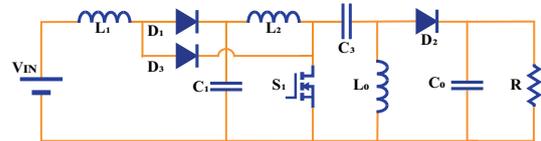
Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

Em Sá (2014), é apresentada uma comparação entre algumas topologias de conversores Sepic na literatura com a topologia do Conversor Duplo Sepic Quadrático, a Tabela 1 compara os conversores em visando o ganho estático e os esforços nos interruptores. Os dados para a Tabela 1 foram retirados através de simulações no software PSIM, simulando cada topologia utilizada para coletar dados de esforços nos semicondutores. Na análise realizada por Sá (2014), os conversores tiveram os mesmos dados de entrada nas simulações, a razão cíclica utilizada foi $D = 0,5$ e empregada na modulação PWM convencional. A Tabela 1 contém dados de quatro topologias diferentes apresentadas na Figura 9, são elas, respectivamente, o Conversor Sepic básico (MARTINS; BARBI, 2006), o Conversor SEPIC Quadrático (SÁ, 2014), o Conversor Sepic Multinível (PADILHA, 2011), e o Conversor Duplo Sepic Quadrático (SÁ, 2014). Estão presentes na Tabela 1, a tensão de entrada V_{in} , a tensão nos capacitores intermediários V_{C1} , V_{C2} , V_{C3} , V_{C4} e também a tensão V_0 saída.

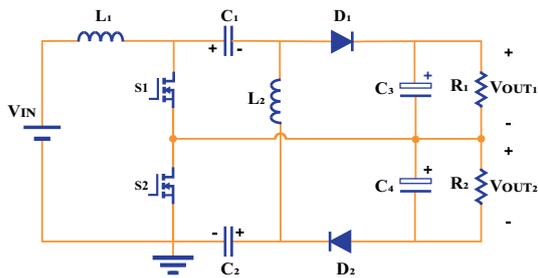
Figura 9: Topologias comparadas do Conversor SEPIC



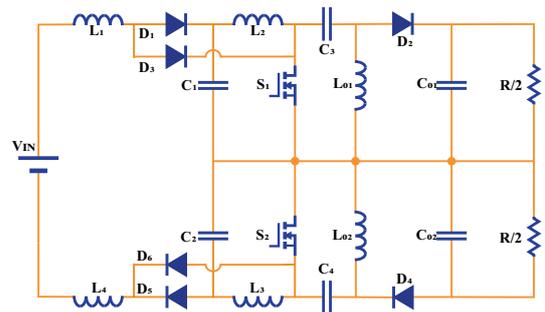
(a) Conversor CC-CC SEPIC básico não isolado.



(b) Conversor SEPIC Quadrático Única Chave.



(c) Conversor SEPIC Multinível.



(d) Conversor Duplo Sepic Quadrático Proposto.

Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

Tabela 1: Comparação do conversor proposto com os conversores existentes na literatura.

	Ganho Estático	Tensões nos Interruptores	Correntes nos Interruptores
a) Conversor SEPIC (MARTINS; BARBI, 2014)	$\frac{D}{1-D}$	$S_1 = V_{in} + V_0$	$S_1 = (I_{L1med} + I_{L0med})/2$
b) Conversor SEPIC Quadrático	$\frac{D}{(1-D)^2}$	$S_1 = V_{C3} + V_{C0}$	$S_1 = (I_{L1}^{med} + I_{L2}^{med} + I_{L0}^{med})/2$
c) Conversor SEPIC multinível, (PADILHA, 2014)	$\frac{D}{1-D}$	$S_1 = (V_{in} + V_0) / 2$ $S_2 = (V_{in} + V_0) / 2$	$S_1 = (I_{L1med} + I_{L0med})/2$ $S_2 = (I_{L1med} + I_{L0med})/2$
d) Conversor Duplo SEPIC Proposto	$\frac{D}{(1-D)^2}$	$S_1 = V_{C3} + V_{C01}$ $S_2 = V_{C4} + V_{C02}$	$S_1 = (I_{L1}^{med} + I_{L2}^{med} + I_{L0}^{med})/2$ $S_2 = (I_{L1}^{med} + I_{L2}^{med} + I_{L0}^{med})/2$

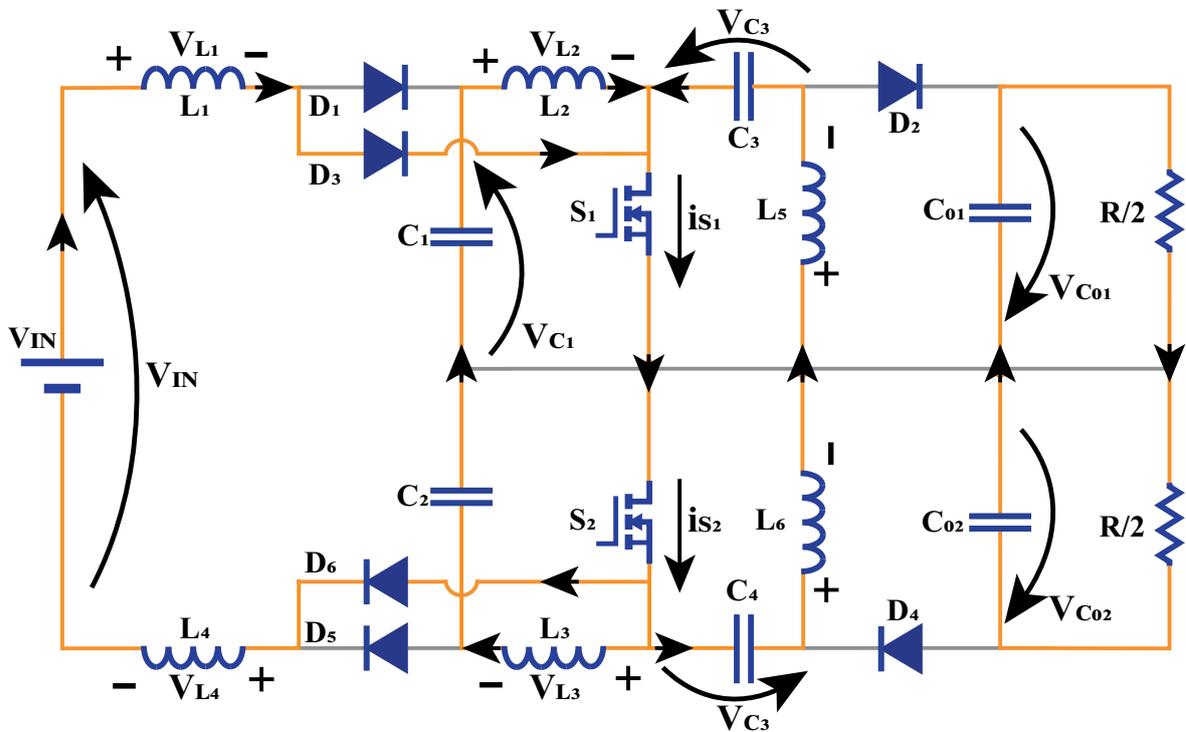
Fonte: Sá (2014).

3.4 Análise de etapas de operação e formas de onda em MCC

A topologia apresenta duas etapas de operação quando operando em modo de condução contínua (MCC) apresentadas nas Figuras 10 e 11.

A Primeira Etapa de Funcionamento: Na Figura 10, os interruptores S_1 e S_2 estão fechados, os diodos D_3 e D_6 estão conduzindo, enquanto os diodos D_1, D_2, D_4, D_5 estão inversamente polarizados, os indutores L_1, L_2 e L_5 estão armazenando energia que estão a receber da fonte de entrada, a corrente i_{s1} é igual a soma entre L_1, L_2 e L_5 , as correntes em i_{D1} e i_{D2} são nulas.

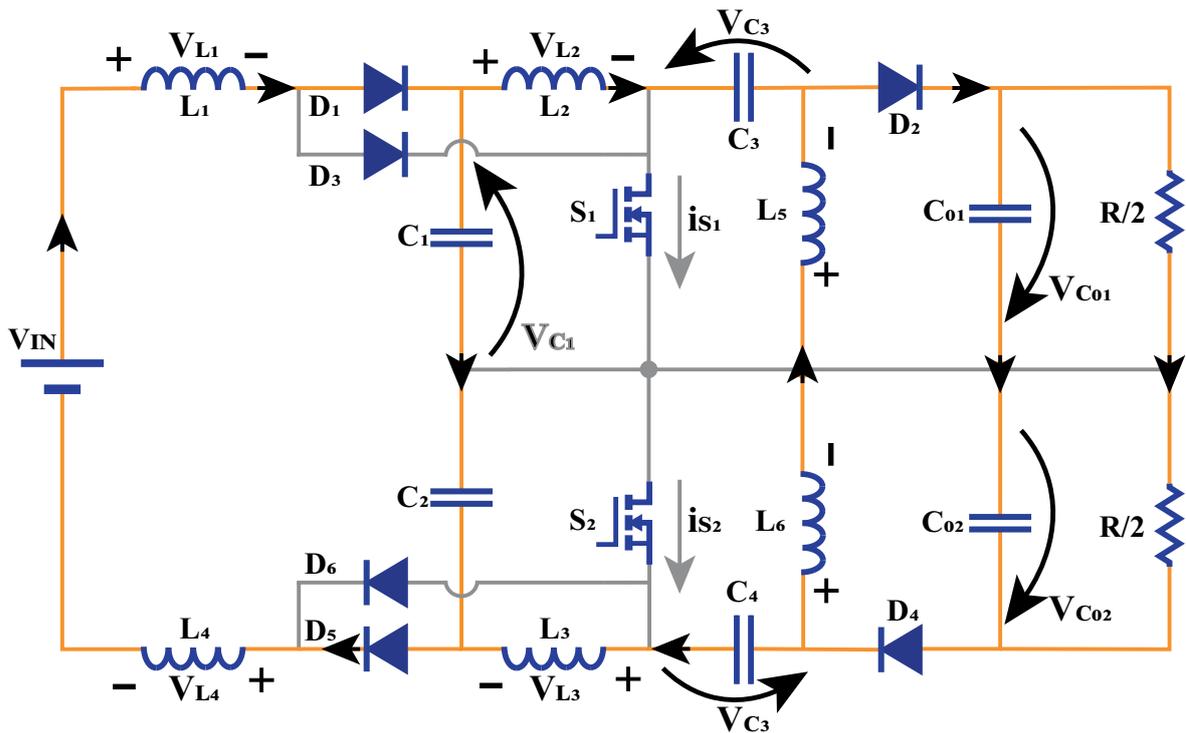
Figura 10: Duplo Sepic Quadrático Etapa 1 de Operação



Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

A Segunda Etapa de Funcionamento: Na Figura 11, os interruptores S_1 e S_2 estão abertos, os diodos D_3 e D_6 estão inversamente polarizados, enquanto os diodos D_1, D_2, D_4, D_5 começam a conduzir, os capacitores intermediários e a saída do conversor passam a receber a energia que os indutores L_1, L_2 e L_5 armazenaram durante a primeira etapa. As correntes i_{s1}, i_{s2}, i_{D3} e i_{D6} são nulas, e as correntes dos diodos D_1, D_2, D_4, D_5 recebem os valores das correntes dos indutores, $i_{D1} = i_{L1}, i_{D2} = i_{L2} + i_{L5}, i_{D4} = i_{L3} + i_{L6}, i_{D5} = i_{L4}$, respectivamente (SÁ, 2014).

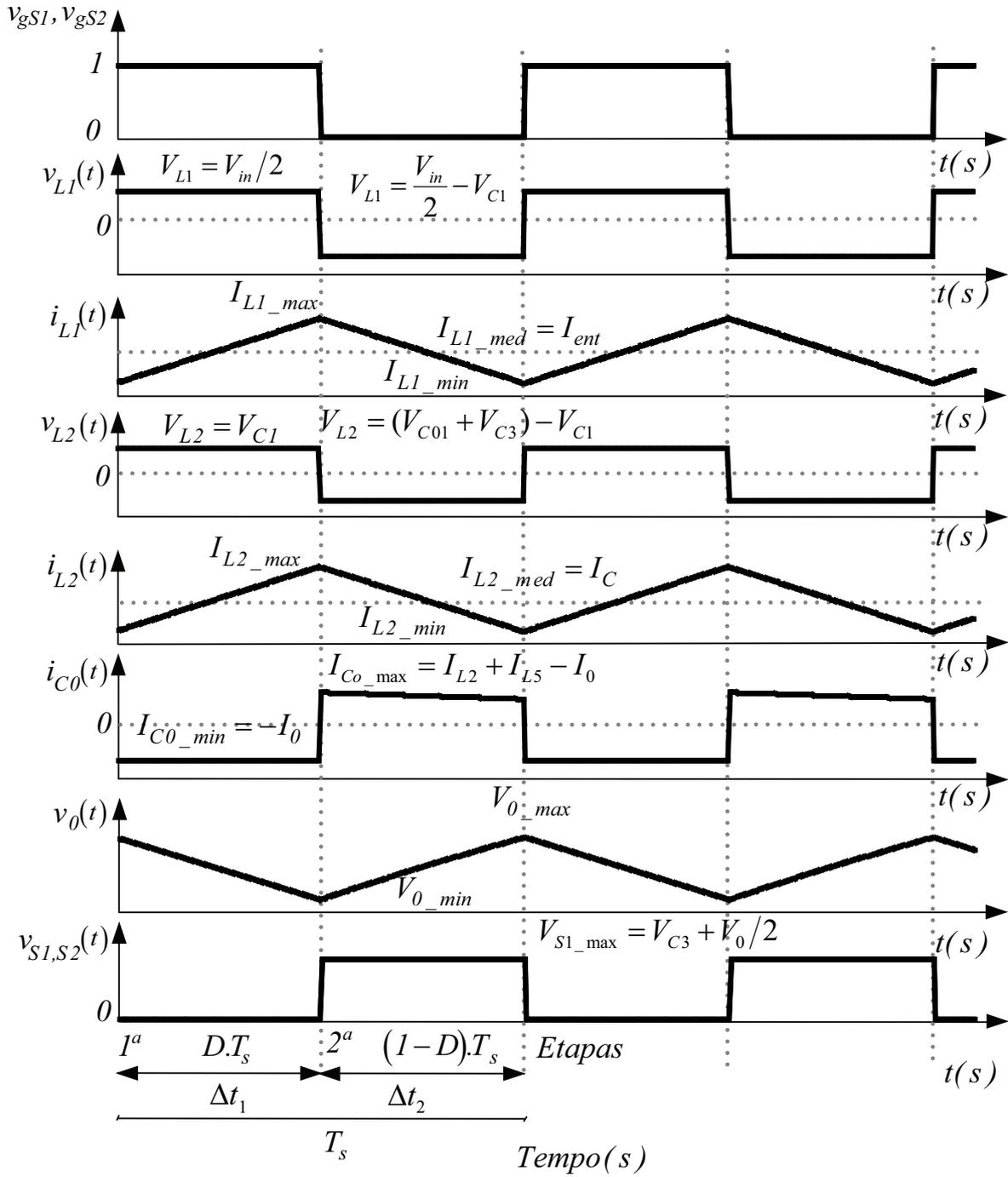
Figura 11: Duplo Sepic Quadrático Etapa 2 de Operação



Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

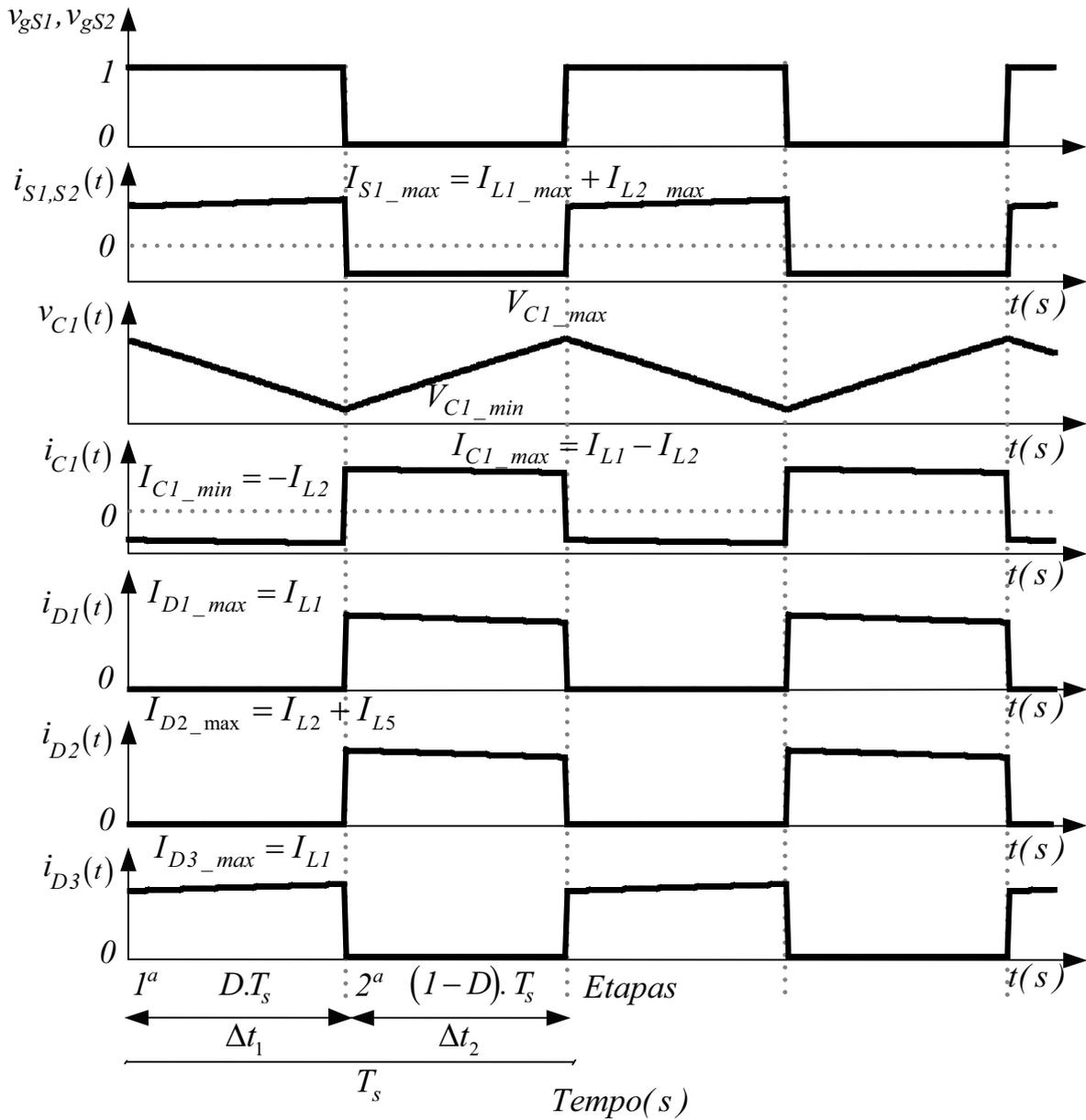
Nas Figuras 12 e 13 estão ilustradas as principais formas de onda mostrando o comportamento das correntes e tensões nos componentes do conversor, durante as duas etapas de operação em modo de condução contínua. Na Figura 12 os interruptores estão bloqueados e na Figura 13 os interruptores se encontram em condução.

Figura 12: Formas de Onda do Conversor Duplo SEPIC Quadrático em Modo de Condução Contínua



Fonte: Sá (2014).

Figura 13: Formas de Onda do Conversor Duplo SEPIC Quadrático em Modo de Condução Contínua



Fonte: Sá (2014).

3.5 Equações Características

Através da análise realizada nas etapas de operação, conforme ilustrado nas Figuras 10 e 11, foi desenvolvido por Sá (2014), um modelo da característica ideal de transferência estática do Conversor Duplo Sepic Quadrático. Para esta análise, é considerado o conversor dividido em dois circuitos para facilitar a análise, V_{in} e V_{C1} , se entendem como fontes de tensão de entrada do 1 e 2 circuito respectivamente, e os indutores L_1 , L_2 e L_5 fazem parte das cargas com característica de fonte de corrente do 1 e 2 circuito (SÁ, 2014).

1 - Circuito de entrada: É considerado apenas a primeira parte do conversor para a análise, $V_{IN}/2$ e o indutor L_1 uma fonte de carga, considerando isso, a energia fornecida pela fonte E_{VIN} na etapa 1 e a energia que o capacitor intermediário E_{VC1} são descritos pela Equações 2 e 3, respectivamente.

$$E_{VIN} = \frac{V_{IN}}{2 \cdot V_{IN} \cdot \Delta t_1} \quad (2)$$

$$E_{VIN} = \frac{V_{IN}}{2 - V_{C1}} \cdot I_{L1} \cdot \Delta t_2 \quad (3)$$

Neste caso considera-se que o conversor é sistema ideal, em um ciclo completo de operação, toda a energia fornecida pela fonte E_{IN} é recebida pelo capacitor intermediário E_{C1} . Igualando as as Equações 2 e 3 se obtém a Equação 4, referente apenas a 1ª parte da equação de ganho estático do conversor.

$$G = \frac{V_{C1}}{V_{IN}/2} = \frac{1}{1 - D} \quad (4)$$

2 - Circuito de entrada: Na segunda parte do conversor é realizada a mesma análise, neste momento o capacitor intermediário C_1 é considerado uma fonte de tensão de entrada e a corrente no indutor L_2 uma fonte de corrente de carga. A fonte E_{VC1} , fornece energia na primeira etapa ao capacitor, representada pela Equação 5, e na segunda etapa onde a energia da fonte é recebida pelo capacitor intermediário 2 superior E_{VC3} , é representada pela Equação 6, é necessário também considerar que $V_{C3} = V_{C1}$.

$$E_{VC1} = V_{C1} \cdot I_{L2} \cdot \Delta t_1 \quad (5)$$

$$E_{VC3} = [V_{C1} - (V_{C3} + V_{C01})] \cdot I_{L2} \cdot \Delta t_2 \quad (6)$$

Utilizando o Teorema do balanço volt segundo para o indutor L_2 , considerando $V_{L2med}=0$, e com as equações das etapas 1 e 2, obtém-se a Equação 7, e por consequência a Equação 8, no qual representa o ganho estático da 2ª parte do conversor:

$$(V_{C1} \cdot D + V_{C01} \cdot (D - 1)) = 0 \quad (7)$$

$$\frac{V_{C01}}{V_{C1}} = \frac{D}{1 - D} \quad (8)$$

Para obter a equação completa do ganho estático ideal total do Conversor Duplo Sepic Quadrático, é necessário substituir a Equação 4 na Equação 8 para obter a Equação 9 que é o ganho estático em função da tensão de saída V_0 pela tensão de entrada V_{IN} .

$$\frac{V_0}{V_{IN}} = \frac{D}{(1 - D)^2} \quad (9)$$

Na Figura 14, é apresentado o gráfico da curva de ganho estático (G) em função da razão cíclica (D), do conversor Duplo Sepic Quadrático e também compara com o a curva do conversor Sepic convencional visto em (MARTINS. BARBI, 2006). É possível observar ao comparar as duas curvas de ganho estático que o Conversor Duplo Sepic Quadrático apresenta um alto ganho estático em relação ao conversor Sepic Convencional.

3.6 Simulação do Conversor em Malha Aberta

Utilizando o Software PSIM o Conversor Duplo Sepic com o auxílio do software é possível simular os esforços de tensão e corrente nos componentes do conversor. Através da simulação as formas de onda características do conversor são obtidas. Na Tabela 2 estão apresentadas as especificações do conversor simulado, as especificações foram obtidas com a realização cálculos do projeto, conforme mostrado em detalhes no apêndice A.

Figura 14: Ganho Estático Duplo Sepic Quadrático X SEPIC Convencional

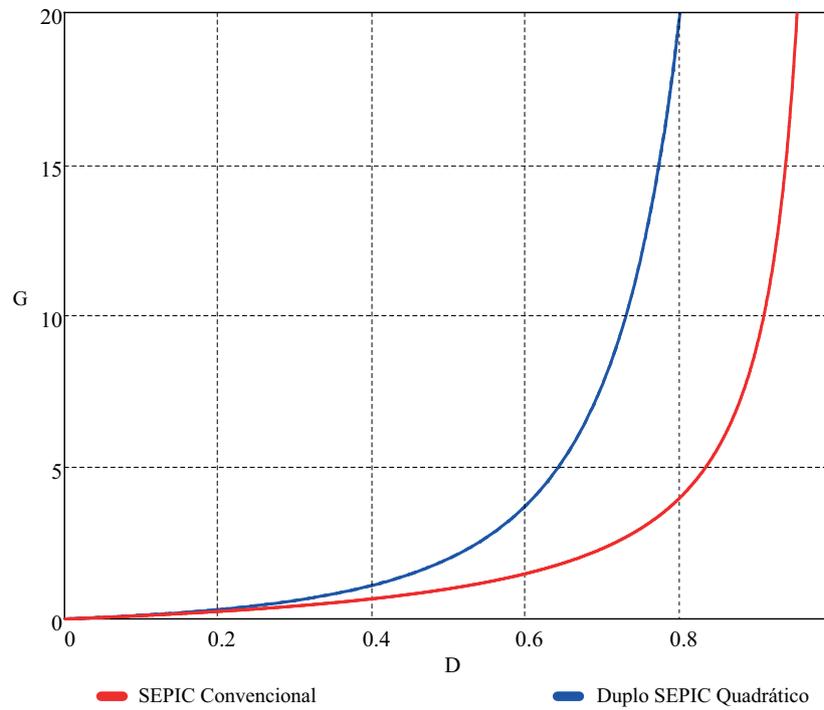


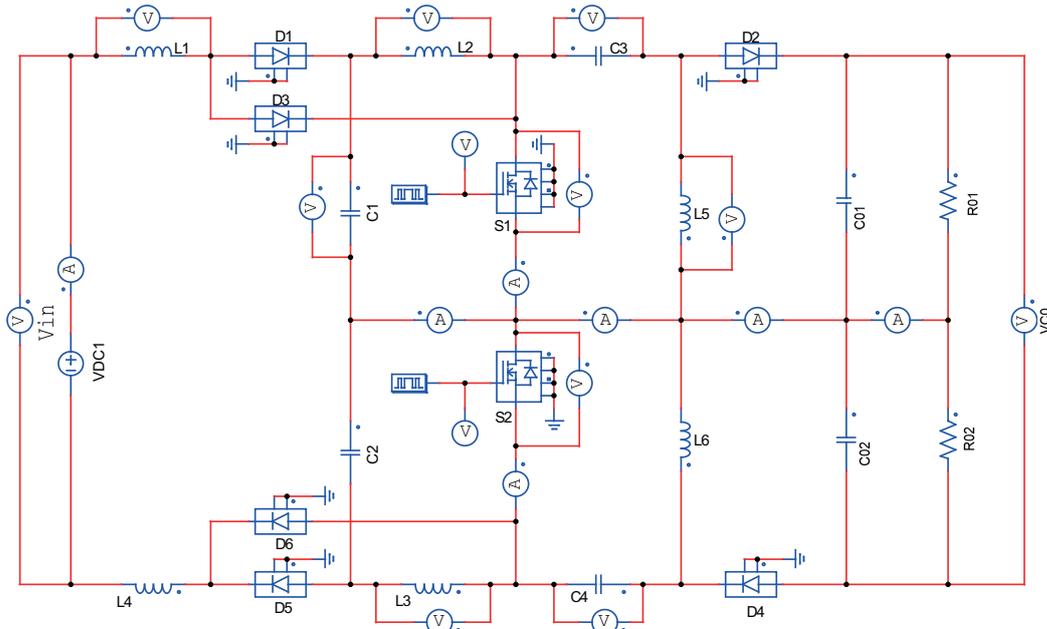
Tabela 2: Parâmetros Utilizados para a Simulação do Conversor

Descrição	Sigla	Valor
Tensão de Entrada	V_{in}	100V
Corrente de Saída	I_0	2,5A
Tensão de Saída	V_0	200V
Potência de Saída	P_0	500W
Resistência da Carga Total	R_0	80Ω
Resistência da Carga Dividida	R_1, R_2	40Ω
Indutores de Entrada	L_1, L_4	1mH
Indutores Intermediários	L_2, L_3	4mH
Indutores de Saída	L_1, L_2	4mH
Capacitores de Entrada	C_1, C_2	25μF
Capacitores Intermediários	C_3, C_4	25μF
Capacitores de Saída	C_{01}, C_{02}	25μF
Frequência de chaveamento	f_s	50KHz
Razão Cíclica nas Chaves	D	0,5

Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

Na Figura 15 é apresentado o esquemático do conversor Duplo Sepic Quadrático utilizado no software para a simulação. É considerado no primeiro momento um sistema ideal para esta etapa da simulação do conversor, ou seja, não será considerado perdas nos semicondutores e demais componentes.

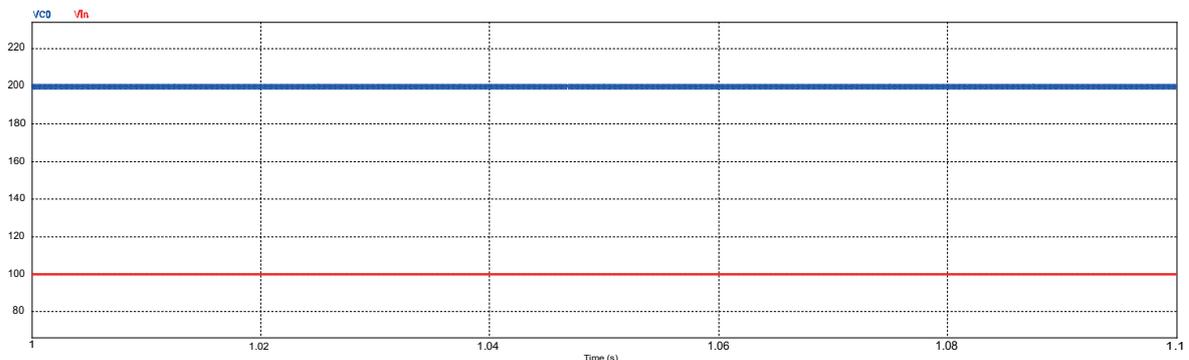
Figura 15: Duplo Sepic Quadrático Simulado (PSIM)



Fonte: Autoria Própria (2020).

Na Figura 16 tem-se a simulação da tensão de entrada e da tensão de saída do conversor Duplo Sepic Quadrático, percebe-se aqui que o ganho do conversor é o mesmo que o da Equação 9 de ganho estático. Dessa forma, os resultados de simulação comprovam a análise teórica estudada anteriormente.

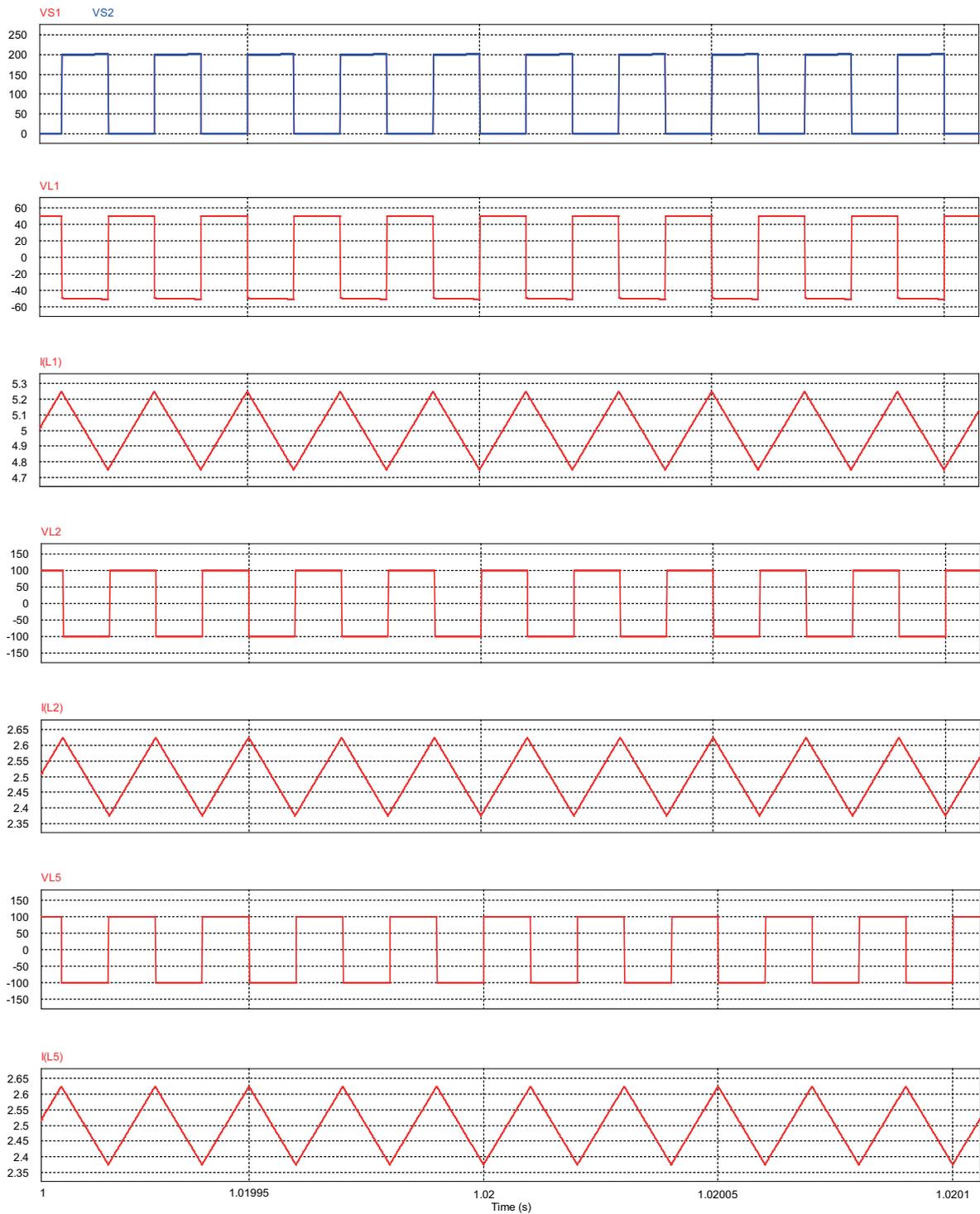
Figura 16: Tensão de entrada e tensão de saída na simulação no PSIM



Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

Nas Figuras 17, 18 e 19 são identificadas as principais formas de onda obtidas na simulação do Conversor Duplo Sepic Quadrático seguindo os parâmetros da Tabela 2.

Figura 17: Principais Formas de Onda Simulação PSIM



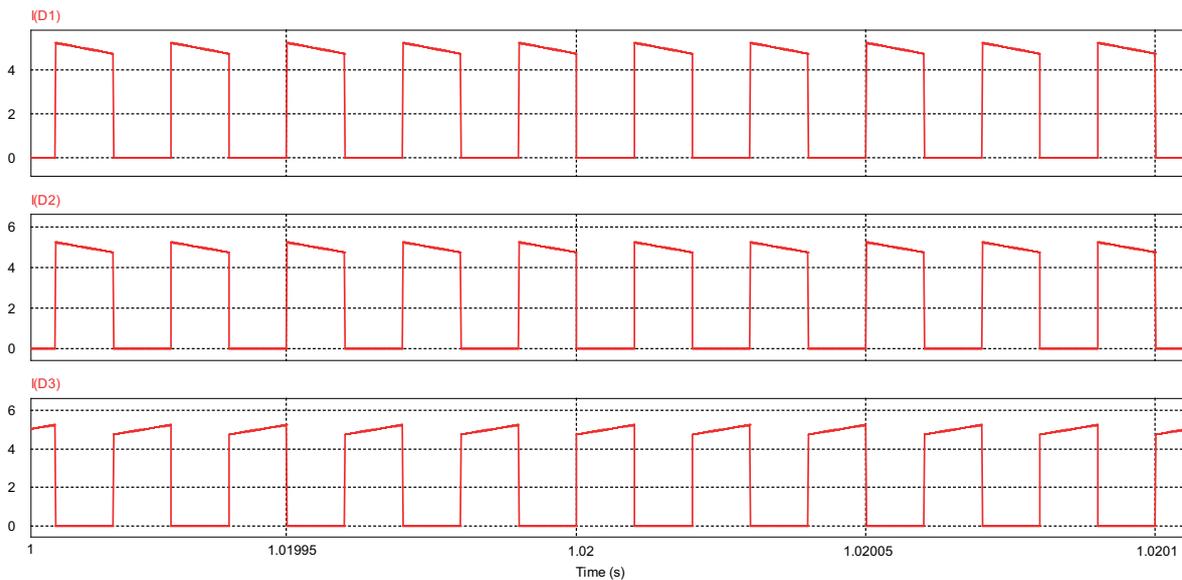
Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

Figura 18: Principais Formas de Onda Simulação PSIM



Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

Figura 19: Principais Formas de Onda Simulação PSIM



Fonte: Autoria Própria (2020), baseado em (SÁ, 2014).

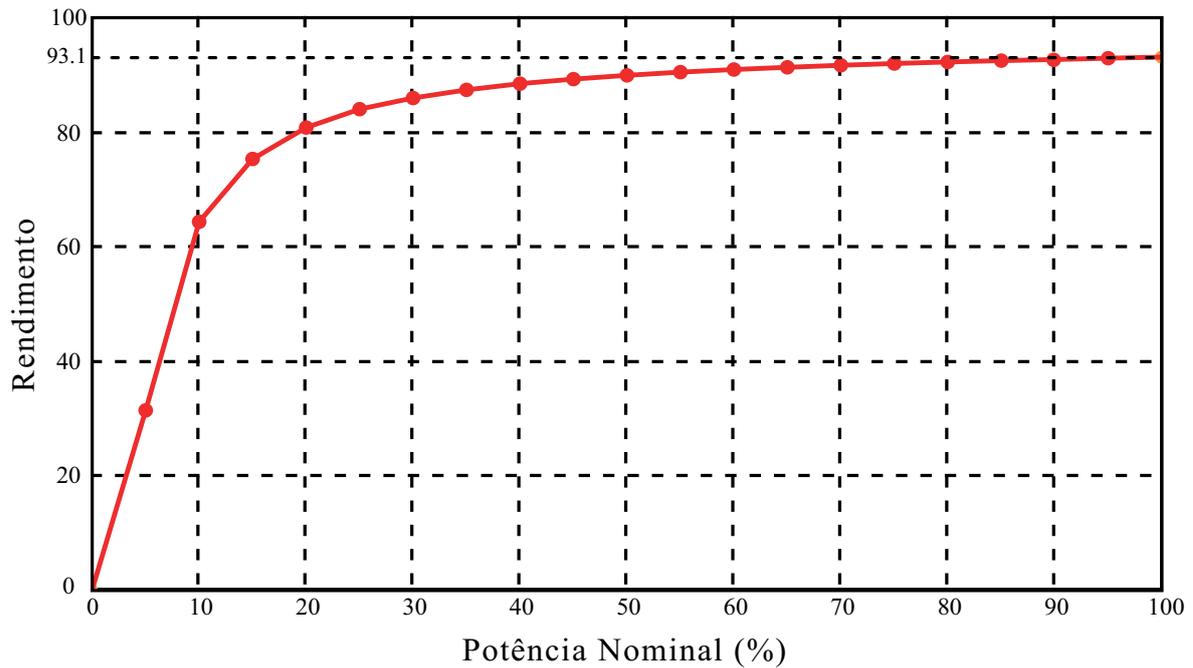
3.7 Simulação de Rendimento do Conversor

Um dos principais pontos a ser considerado em conversores estáticos é o rendimento, pois espera-se obter equipamentos cada vez mais eficientes. Conforme apresentado por (GOMES; JOCA, 2015) o *software* PSIM, é possível simular o rendimento de um conversor, utilizando a ferramenta *Device Database Editor*, nele é adicionado componentes com as informações reais do fabricante. Assim, seguindo o *datasheet* dos diodos e dos interruptores, foram acrescentados aos componentes as informações reais sobre o seu comportamento quando em funcionamento. Dessa forma, foi possível obter a curva de rendimento do conversor, conforme apresentado na Figura 20.

3.8 Modelagem Matemática e Controle do Conversor

Nessa seção será apresentado o modelo dinâmico utilizando a técnica em espaço de estados, para o controle da tensão de saída do conversor Duplo Sepic Quadrático. O controle clássico é utilizado em sistemas que requerem apenas uma entrada por uma saída. Para sistemas que requerem múltiplas entradas e saídas, é utilizado o modelo por espaço de estados, obtendo um modelo matemático mais preciso e que representa fielmente o sistema. O modelo matemático por espaço de estados pode ser representado pelas Equações 10 e 11:

Figura 20: Simulação do Rendimento



Fonte: Autoria Própria (2020).

$$K \cdot \frac{d}{dt} X(t) = A \cdot X(t) + B \cdot U(t) \quad (10)$$

$$Y(t) = C \cdot X(t) + E \cdot U(t) \quad (11)$$

onde:

- K - representa a matriz que contém os elementos que estão diretamente vinculados às variáveis de estado;
- X - representa a matriz de estados;
- U - representa a matriz de entrada;
- A, B, C e E - representa as matrizes que relacionam as variáveis com o sistema.

Para o desenvolvimento da modelagem dinâmica, considera-se a análise das etapas de operação do conversor, no modo de condução contínua, conforme descrito a seguir:

Primeira Etapa de Operação ($D \cdot T_s$) - Através da análise da Figura 10, pode-se obter a matriz de estado, no qual determina as correntes nos capacitores e as tensões nos indutores, conforme mostrado na Equação 12.

$$\begin{aligned}
& \begin{bmatrix} L_1 & 0 & 0 & 0 & 0 & 0 \\ 0 & L_2 & 0 & 0 & 0 & 0 \\ 0 & 0 & L_5 & 0 & 0 & 0 \\ 0 & 0 & 0 & C_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & C_3 & 0 \\ 0 & 0 & 0 & 0 & 0 & C_{01} \end{bmatrix} \cdot \frac{d}{dt} \begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ i_{L5}(t) \\ v_{C1}(t) \\ v_{C3}(t) \\ v_{C01}(t) \end{bmatrix} = \\
& \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & -1 & 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & -1/R \end{bmatrix} \begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ i_{L5}(t) \\ v_{C1}(t) \\ v_{C3}(t) \\ v_{C01}(t) \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} [v_{in}(t)] \\
& [i_{in}(t)] = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ i_{L5}(t) \\ v_{C1}(t) \\ v_{C3}(t) \\ v_{C01}(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} [v_{in}(t)]
\end{aligned} \tag{12}$$

Segunda Etapa de Operação $((1 - D).T_s)$ - O circuito ilustrado na Figura 11 é mostrado na Equação 13.

$$\begin{aligned}
& \begin{bmatrix} L_1 & 0 & 0 & 0 & 0 & 0 \\ 0 & L_2 & 0 & 0 & 0 & 0 \\ 0 & 0 & L_5 & 0 & 0 & 0 \\ 0 & 0 & 0 & C_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & C_3 & 0 \\ 0 & 0 & 0 & 0 & 0 & C_{01} \end{bmatrix} \cdot \frac{d}{dt} \begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ i_{L5}(t) \\ v_{C1}(t) \\ v_{C3}(t) \\ v_{C01}(t) \end{bmatrix} = \\
& \begin{bmatrix} 0 & 0 & 0 & -1 & 0 & 0 \\ 0 & 0 & 0 & 1 & -1 & -1 \\ 0 & 0 & 0 & 0 & 0 & -1 \\ 1 & -1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 & 0 & -1/R \end{bmatrix} \begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ i_{L5}(t) \\ v_{C1}(t) \\ v_{C3}(t) \\ v_{C01}(t) \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} [v_{in}(t)] \\
& [i_{in}(t)] = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} i_{L1}(t) \\ i_{L2}(t) \\ i_{L5}(t) \\ v_{C1}(t) \\ v_{C3}(t) \\ v_{C01}(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} [v_{in}(t)]
\end{aligned} \tag{13}$$

Portanto, seguindo a metodologia adotada, determina-se o modelo médio para as duas etapas de operação do conversor. A matriz média "A", é dada por:

$$A = d.A_1 + (1 - d).A_2 \tag{14}$$

Da mesma maneira, pode-se encontrar os valores das matrizes B, C e E. Através dos valores das componentes CC, pode-se definir o modelo médio CA de pequenos sinais:

$$K \frac{d}{dt} \hat{x} = A. \hat{x}(t) + B. \hat{u}(t) + \{(A_1 - A_2).X + (B_1 - B_2).U\}. \hat{d}(t) \quad (15)$$

$$y(t) = C. \hat{x}(t) + E. \hat{u}(t) + \{(C_1 - C_2).X + (E_1 - E_2).U\}. \hat{d}(t) \quad (16)$$

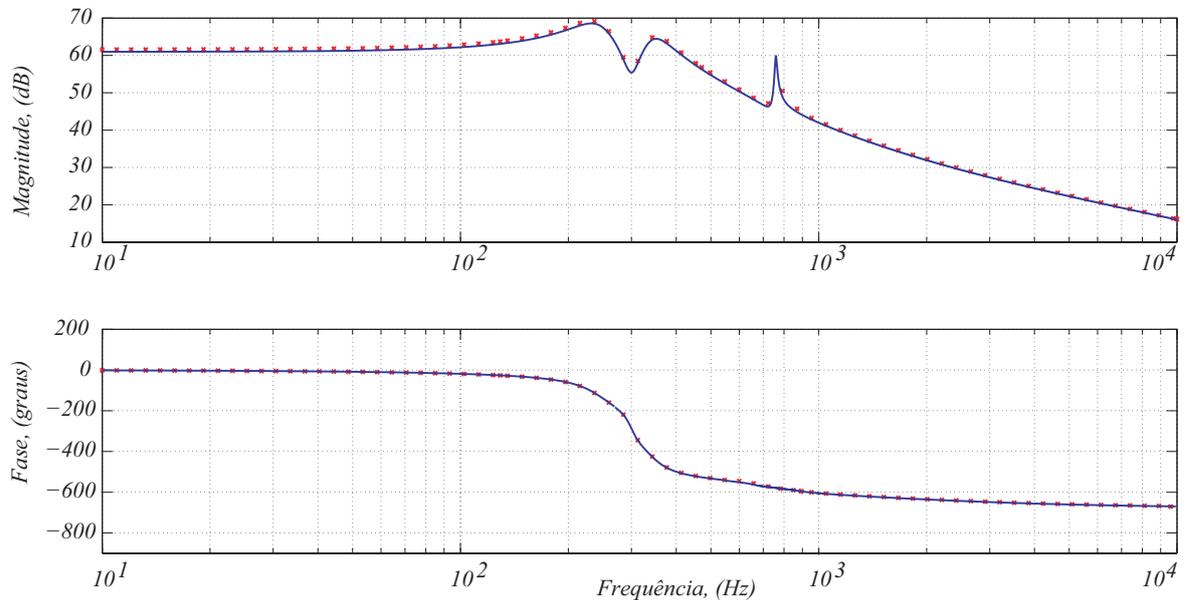
onde:

$\hat{x}(t)$, $\hat{u}(t)$, $\hat{y}(t)$, e $\hat{d}(t)$, são pequenas variações no ponto de operação.

Por meio das matrizes obtidas para a primeira e segunda etapas de operação, bem como as equações que definem o sistema no espaço de estado, obtêm-se a função de transferência do circuito, através do *software* Matlab.

Para provar o modelo matemático no espaço de estado, a Figura 21 mostra o diagrama de bode da função de transferência da tensão de saída pela razão cíclica $G_{vd}(s) = \frac{\hat{V}_0(s)}{\hat{d}(s)}$, em comparação com a análise em frequência do circuito, obtido através da ferramenta ACSweep, do software PSIM.

Figura 21: Comparação do modelo matemático $G_{vd}(s) = \frac{\hat{V}_0(s)}{\hat{d}(s)}$ (Azul) com o conversor utilizando a ferramenta ACSweep do PSIM (red).



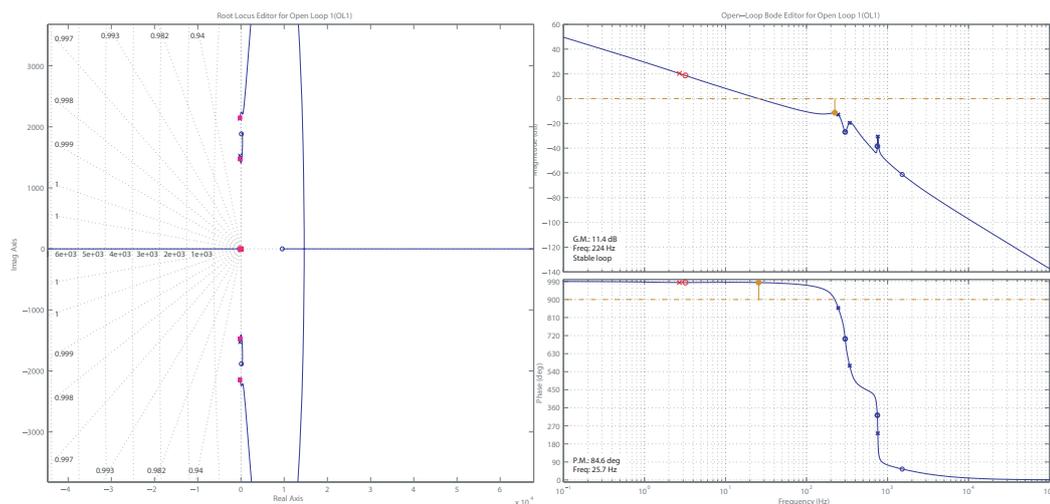
Fonte: Autoria Própria (2020).

Considerando que o conversor é capaz de rejeitar variações na tensão de saída nos instantes de variação de carga, o controlador para a malha de tensão é então projetado.

Para o controle da malha de tensão, é utilizado um controlador do tipo proporcional integral (PI) + pólo. A parcela integral é inserida para se obter erro nulo em regime permanente. O segundo pólo do controlador foi adicionado de forma que a frequência de cruzamento por zero seja baixa, em torno de 60Hz, a frequência da rede, com margem de fase de 86, torna-se assim uma malha lenta de controle, e por consequência seja capaz de minimizar os ruídos de alta frequência. O ganho do controlador foi adequado de forma que o sistema se mantenha estável, apesar do zero no semiplano direito da função de transferência da planta, resultante da parcela boost do conversor Duplo Sepic Quadrático. A Figura 22 ilustra a malha de controle da tensão de saída, e a Equação 17, mostra o controlador de tensão projetado:

$$C_v(s) = k_v \cdot \frac{s + z_v}{s \cdot (s + p_v)} \quad (17)$$

Figura 22: Malha do controle de tensão obtida através da ferrameta SISOTOOL (Matlab).



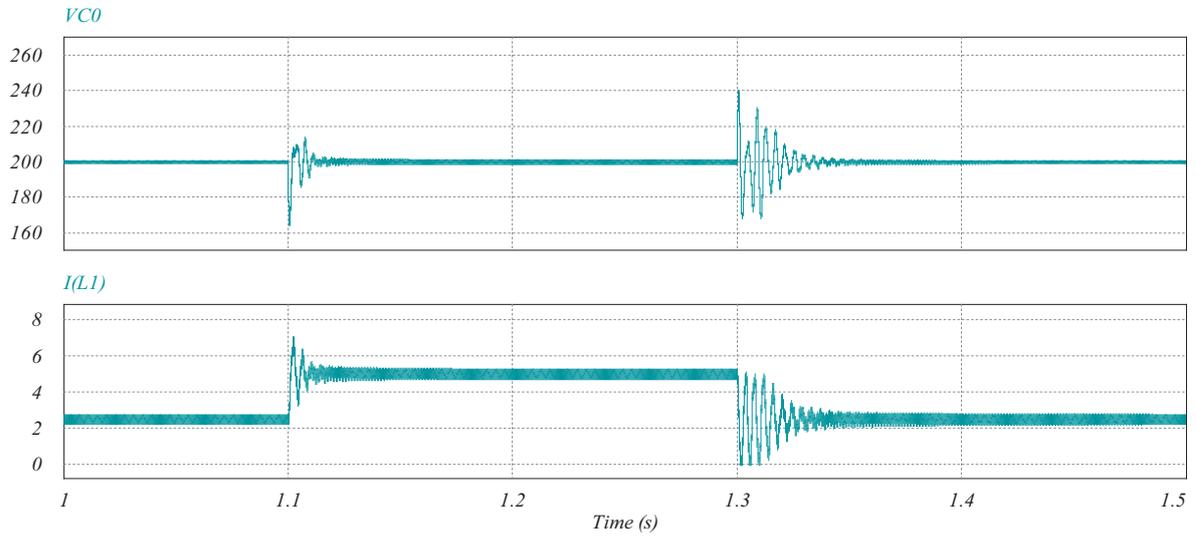
Fonte: Autoria Própria (2020).

O resultado de simulação para o controle da tensão de saída é apresentado na Figura 23. Observa-se que apesar do sobressinal, nos instantes de variação de carga, e das oscilações nestes instantes. O controlador de tensão é capaz de rejeitar distúrbios na tensão de saída, nesse caso especificadamente a variação de carga um degrau de 50% para 100%.

Por ser um conversor multiportas, o conversor estudado pode operar como conversor multinível. Dessa forma, torna-se interessante para trabalhar acoplado ao inversor NPC, por exemplo, para aplicações como geração fotovoltaica ou veículos elétricos. Além disso, pode operar apenas com a taxa de conversão CC, em aplicações como sistemas fotovoltaico OFF

Grid, como a vantagem de ser um conversor elevador ou abaixador, dependendo do valor de sua razão cíclica.

Figura 23: Tensão de saída e corrente de entrada, para um degrau de carga de 50%.



Fonte: Autoria Própria (2020).

4 PROJETO DO LAYOUT 2D E 3D

4.1 Introdução

Esse capítulo apresenta a preparação da topologia do conversor Duplo Sepic Quadrático para a criação de um layout 2D e 3D da placa de circuito impresso (PCI). Utilizando como referência os parâmetros da Tabela 2. Com o intuito de se aproximar dos componentes reais, alguns componentes como interruptores, diodos e capacitores utilizados para a simulação no capítulo anterior foram selecionados em *datasheets* de fabricantes, de maneira a compor o *layout* em duas e três dimensões.

4.2 Componentes do Conversor

Com a intenção de preparar a topologia do conversor Duplo Sepic Quadrático para futuros testes práticos, alguns componentes foram selecionados a partir de *datasheets* de fabricantes.

4.2.1 Definição de Semicondutores

Os semicondutores foram determinados a partir dos resultados obtidos na simulação realizada no capítulo anterior. Nas Figuras 17, 18 e 19, pode-se observar que a tensão máxima e a corrente máxima nos interruptores são respectivamente 200V e 10A, já nos diodos são respectivamente 100V e 5A.

Com essas características foi escolhido utilizar o MOSFET com a tecnologia CoolMOS da Infineon modelo *24N60C3* encapsulamento *TO – 247*, capaz de suportar um corrente de 24,3A e uma tensão de 650V. O modelo também contém um baixo valor de resistência entre os terminais *drain* e *source* $R_{DS(on)} = 0,16\Omega$, quanto menor o seu valor menores serão as perdas. O diodo escolhido foi o *Shottky* da Infineon modelo *SDT10S30* encapsulamento *TO – 220*.

4.2.2 Definição dos Capacitores

Conforme dados do projeto, apresentado no apêndice A, nota-se que todos os capacitores do conversor, entrada, intermediários e de saída necessitam ter uma capacitância de $25\mu F$. De acordo com a simulação apresentada no capítulo anterior e ilustrado nas Figuras 17, 18 e 19, os capacitores devem suportar uma tensão e corrente com respectivos valores de 100V e 2,5A. Portanto, foram selecionados capacitores de filme de poliéster por sua capacidade de suportar correntes de valores elevados. O modelo selecionado foi o *B32776E4306*

da Epcos, possui uma capacitância de $30\mu F$, suporta uma corrente de valor igual a $14,5A$ e tensão de $450V$.

4.2.3 Indutores

O núcleo escolhido para a construção dos indutores é do tipo toroidal criado a partir de um pó magnético chamado *sendust*, o modelo selecionado foi o *MMTS60T5715* da fabricante Magmatic. Os projetos de todos os indutores foram dimensionados a partir do mesmo núcleo e se encontram no Apêndice A.

4.3 Altium Designer

Para o desenvolvimento da PCI do Conversor Duplo Sepic Quadrático foi utilizado o software *Altium Designer*, um software completo e amplamente utilizado no desenvolvimento placas eletrônicas, no qual apresenta uma interface com diferentes ambientes de trabalho, e que permite criar bibliotecas de componentes com seus respectivos símbolos e *footprints*. A partir da criação do esquemático, conforme apresentado no Apêndice B, pode-se gerar o *layout* da placa em um ambiente para a visualização em duas e três dimensões.

Uma vantagem apresentada pelo *software* é que estes ambientes são interligados, o que significa que qualquer alteração necessária realizada em um componente ou no circuito esquemático irá refletir nos *layout* 2D e 3D.

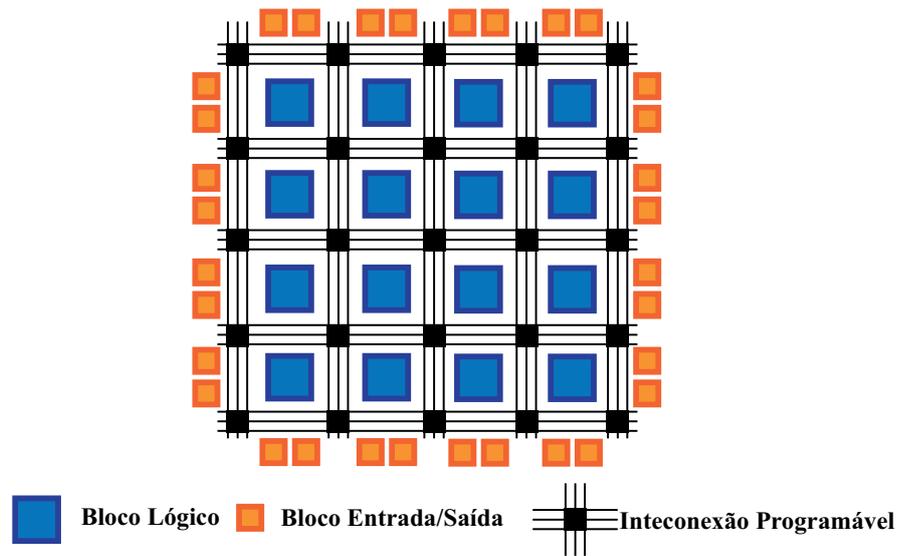
4.4 Implementação do Acionamento e Controle do Conversor

Projetando o conversor, para que futuramente possa ser implementado na prática, deve-se escolher o microcontrolador a ser utilizado. Neste caso, será escolhido para o acionamento e para a programação do controle, o FPGA *Field Programmable Gate Array*.

4.4.1 FPGA

Field Programmable Gate Array, em português pode ser chamado de Arranjo de Portas Programáveis em Campo é o significado de FPGA. Constituído por uma matriz de blocos lógicos ligados por uma interconexão programável. Seu núcleo é cercado por blocos de entrada e saída possíveis de programar como mostrado na Figura 24, a lógica simultânea fornecidas pelo design do FPGA é uma de suas vantagens, sendo possível implementar lógica sequencial e combinatória com arquitetura paralela, tendo assim maior desempenho (PANDIT; SHET, 2017).

Figura 24: Estrutura FPGA



Fonte: Autoria Própria (2020).

4.5 Diagrama Esquemático do Conversor Duplo Sepic Quadrático

O diagrama esquemático do circuito (em anexo no Apêndice B), é a base para a montagem do *layout* da PCI, no esquemático do Conversor Duplo Sepic Quadrático está inserido o circuito de potência e o circuito de instrumentação para o acionamento dos interruptores.

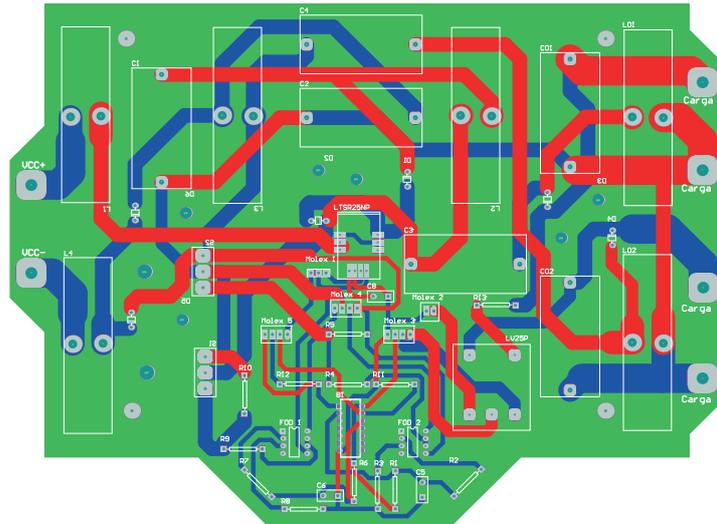
Uma vez que os interruptores são do tipo MOSFET e o se tem o objetivo de utilizar um FPGA como dispositivo de controle o circuito de instrumentação é necessário, pois o FPGA não fornece um valor tensão ideal para o acionamento direto dos interruptores, o acionamento das mesmas deve ser realizado de forma isolada e ambas devem estar isoladas entre si. O circuito consiste na utilização de um amplificador operacional do tipo *Buffer SN7407* que recebe o sinal do controlador, e dois Opto Acopladores, no qual o modelo escolhido é o *FOD3180*, responsáveis por isolar os circuitos de instrumentação e potência e fazer a sua adaptação ao circuito de controle.

O circuito de potência é o mesmo apresentado anteriormente na Figura 15, a única alteração é a adição de dois dispositivos de medição, um sensor de corrente, no qual o modelo escolhido será *LTSR25-NP*, com ligação série ao indutor L_1 e um sensor de tensão, com modelo escolhido *LV25 - P*, na saída do conversor.

4.6 Apresentação Layout 2D e 3D do Conversor

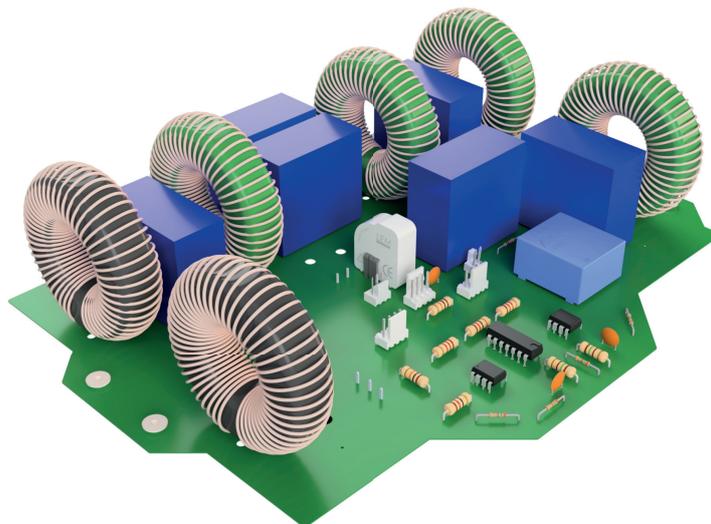
A Figura 25 apresenta o *layout* 2D da PCI com todos os componentes e trilhas já alocados. O *layout* foi montado a partir do diagrama esquemático disponível no Apêndice B. Na Figura 26 tem-se o *layout* 3D da PCI, os componentes utilizam o tamanho real conforme disponibilizado no datasheet de cada componente.

Figura 25: Layout 2D Placa de Circuito Impresso Conversor Duplo Sepic Quadrático.



Fonte: Autoria Própria (2020).

Figura 26: Layout 3D Placa de Circuito Impresso Conversor Duplo Sepic Quadrático.



Fonte: Autoria Própria (2020).

5 CONCLUSÃO

Neste trabalho foi estudado o conversor de corrente contínua Duplo Sepic Quadrático. A partir das análises em malha aberta existente na literatura. Foi levantada a curva de eficiência do conversor. O estudo do modelo matemático de um sistema de 12ª ordem também foi realizado neste trabalho. Com o intuito de realizar a implementação prática futuramente, a placa de circuito impresso e seu respectivo *layout* foram desenvolvidos, no qual os componentes foram projetados a partir das dimensões reais dos modelos escolhidos para o que o conversor tenha um tamanho fiel à realidade.

A realização deste trabalho conclui que, a topologia do Conversor Duplo Sepic Quadrático, apresenta ser um conversor bastante eficiente, como visto nas equações características do conversor e nas simulações realizadas durante este estudo, alcançando 93,11% de eficiência.

Com os resultados obtidos, com o modelo matemático e controle, conclui-se que o Conversor Duplo Sepic Quadrático pode ser aplicado em geração fotovoltaica, em veículos elétricos, operar apenas com taxa de conversão em sistemas fotovoltaico *OFF Grid*, assim como, possui vantagens como a possibilidade de ser um conversor elevador ou abaixador, ou ainda operar como um conversor multinível, no caso do comando dos interruptores serem independentes.

Finalmente, analisando suas equações para o sistema operando tanto em malha aberta, quanto em malha fechada, além das simulações apresentadas, pode-se concluir que este conversor é uma excelente opção dentre os conversores CC-CC de alto ganho.

Como trabalho futuro, o autor implementará este conversor na prática, pois as especificações teóricas estão todas apresentadas em detalhes no trabalho.

Referências

A. Tharanya, **Four controls of Sliding Mode Control of a SEPIC converter**, 2014 International Conference on Computation of Power, Energy, Information and Communication (ICCPEIC), Chennai, 2014, pp. 235-240, doi: 10.1109/ICCPEIC.2014.6915371.

BOTTARELLI, Marlos Gatti. **Conversores cc-cc básicos não-isolados quadráticos de três níveis**. 2006. Tese de Doutorado. Universidade Federal de Santa Catarina, Centro Tecnológico. Programa de Pós-Graduação em Engenharia Elétrica.

GIREESH, G; SEEMA, P.N. **High frequency SEPIC Converter with PWM Integral Sliding Mode Control**, 2015 International Conference on Technological Advancements in Power and Energy (TAP Energy), Kollam, 2015, pp. 393-397.

GOMES, Daniel da Silva; JOCA, Davi Rabelo. **TUTORIAL - PSIM SOFTWARE**. 2015, Departamento de Engenharia Elétrica, Centro de Tecnologia, Universidade Federal do Ceará.

HART, Daniel W. **Eletrônica de Potência: Análise e Projetos de Circuitos**, Porto Alegre, McGraw-Hill, 2012.

MARTINS, Denizar Cruz; BARBI, Ivo. **Eletrônica de potência: Conversores CC-CC básicos não isolados**. Florianópolis, pg.171 – 236, 2ª ed. Ed. dos autores, 2006

PADILHA, Felipe José da Costa. **Topologias de Conversores CC-CC Não Isolados com Saídas Simétricas para Sistemas Fotovoltáicos**, Tese, pg 50 - 51. Programa de Pós-graduação em Engenharia Elétrica, COPPE, Universidade Federal do Rio de Janeiro, 2011.

PANDIT, Sonali; SHET, V. N. **Review of FPGA based control for switch mode converters**. In: 2017 Second International Conference on Electrical, Computer and Communication Technologies (ICECCT). IEEE, 2017. p. 1-5.

R. P. Massey; E. C. Snyder, **High voltage single-ended DC-DC converter**, 1977 IEEE Power Electronics Specialists Conference, Palo Alto, CA, USA, 1977, pp. 156-159, doi: 10.1109/PESC.1977.7070813.

RASHID, M. H. **Eletrônica de Potência – Dispositivos, Circuitos e Aplicações**, 4ª ed., São Paulo, Pearson Education do Brasil, 2014. ISBN: 978-85-430-0594-2.

SÁ, Franciéli Lima de. **Conversores CC-CC com elevada taxa de conversão estática**, Tese, 2014. Disponível em: <<https://repositorio.ufsc.br/xmlui/handle/123456789/131011>>

Acesso em mar. 2020

SILVA, William Rafael da. **Estudo e implementação prática do conversor duplo zeta quadrático**. TCC (Graduação) – Centro Universitário UNIFACVEST, curso de Engenharia Elétrica, LAGES, 2019

Xinbo Ruan, Jian Wei and Yali Xue, **Three-level converters with the input and output sharing the ground**, IEEE 34th Annual Conference on Power Electronics Specialist, 2003. PESC '03., Acapulco, Mexico, 2003, pp. 1919-1923 vol.4, doi: 10.1109/PESC.2003.1217746.

APÊNDICE A - PROJETO DO CONVERSOR



Professor: Samir Ahmad Mussa, Dr.

Professora: Franciéli Lima de Sá, Dra.

Aluno: Douglas Mendes Sotoriva

TCC - Conversor Sepic

Projeto dos Parâmetros do Conversor Sepic

Maio de 2020

Definição dos principais parâmetros:

$V_{in} := 100V$ tensão de entrada total

$V_i := 50V$ tensão de entrada

$D := 0.5$ razão cíclica

$P_0 := 500W$ potência de saída

Ganho Estático

$G := \frac{1}{(1 - D)}$ $G = 2$ ganho estático

$V_{C1} := G \cdot V_i$ $V_{C1} = 100V$ tensão de saída 1

$V_C := 2 \cdot V_{C1}$ $V_C = 200V$

$G_T := \frac{D}{(1 - D)^2}$ $G_T = 2$

$$V_0 := G_T \cdot V_{in} \quad V_0 = 200 \text{ V}$$

$$I_0 := \frac{P_0}{V_0} \quad I_0 = 2.5 \text{ A} \quad \text{corrente de saída}$$

$$R_0 := \frac{V_0}{I_0} \quad R_0 = 80 \Omega \quad \text{resistência de carga}$$

$$f_s := 50 \text{ kHz} \quad \text{frequência de operação do conversor}$$

$$T_s := \frac{1}{f_s} \quad T_s = 2 \times 10^{-5} \text{ s} \quad \text{período de operação do conversor}$$

$$I_{in} := \frac{P_0}{V_{in}} \quad I_{in} = 5 \text{ A} \quad \text{corrente de entrada}$$

$$I_{Cint} := \frac{P_0}{V_C} \quad I_{Cint} = 2.5 \text{ A}$$

1 - Cálculo dos indutores a partir das ondulações de corrente

Cálculo de L_1 :

$$\Delta I_{L1} := 10\% \cdot I_{in} \quad \Delta I_{L1} = 0.5 \text{ A} \quad \text{ondulação de corrente em } L_m$$

$$L_1 := \frac{V_i \cdot D \cdot T_s}{\Delta I_{L1}} \quad L_1 = 1 \times 10^{-3} \text{ H} \quad \text{valor do indutor } L_m$$

Cálculo de L_2 :

$$\Delta I_{L2} := 10\% \cdot I_{Cint} \quad \Delta I_{L2} = 0.25 \text{ A} \quad \text{ondulação de corrente em } L_m$$

$$L_2 := \frac{V_{C1} \cdot D \cdot T_s}{\Delta I_{L2}} \quad L_2 = 4 \times 10^{-3} \text{ H} \quad \text{valor do indutor } L_m$$

2- Cálculo dos indutores a partir das ondulações de corrente

Cálculo de L5:

$$I_{in} = 5 \text{ A}$$

$$I_{Cint} = 2.5 \text{ A}$$

$$I_0 = 2.5 \text{ A}$$

$$I_{L2} := I_{Cint}$$

$$I_{L2} = 2.5 \text{ A}$$

$$I_{C0} := I_0$$

$$I_{C0} = 2.5 \text{ A}$$

$$I_{D2} := I_0 + I_{C0}$$

$$I_{D2} = 5 \text{ A}$$

$$I_{L5} := I_{D2} - I_{L2}$$

$$I_{L5} = 2.5 \text{ A}$$

$$\Delta I_{L5} := 10\% \cdot I_{L5}$$

$$\Delta I_{L5} = 0.25 \text{ A}$$

ondulação de corrente em L0

$$V_{01} := \frac{V_0}{2}$$

$$L_5 := \frac{V_{01} \cdot (1 - D) \cdot T_s}{\Delta I_{L5}}$$

$$L_5 = 4 \times 10^{-3} \text{ H}$$

valor do indutor L0

3- Cálculo do capacitor de saída

Cálculo de C_{int}:

$$\Delta V_{C1} := 1\% \cdot V_{C1}$$

$$\Delta V_{C1} = 1 \text{ V}$$

ondulação da tensão de saída

$$C_{int} := \frac{D \cdot I_{Cint}}{f_s \cdot \Delta V_{C1}}$$

$$C_{int} = 2.5 \times 10^{-5} \text{ F}$$

valor do capacitor Cint

Cálculo de C₃:

$$V_{C3} := \frac{V_0}{2}$$

$$V_{C3} = 100 \text{ V}$$

$$\Delta V_{C3} := 1\% \cdot V_{C3}$$

$$\Delta V_{C3} = 1 \text{ V}$$

ondulação da tensão de saída

$$I_{C3} := I_{L2}$$

$$I_{C3} = 2.5 \text{ A}$$

$$C_3 := \frac{D \cdot I_{C3}}{f_s \cdot \Delta V_{C3}} \quad C_3 = 2.5 \times 10^{-5} \text{ F} \quad \text{valor do capacitor Cint}$$

4- Cálculo do capacitor de saída

Cálculo de C0:

$$\Delta V_{C01} := 1\% \cdot \frac{V_0}{2} \quad \Delta V_{C01} = 1 \text{ V} \quad \text{ondulação da tensão de saída}$$

$$R_{01} := \frac{R_0}{2} \quad R_{01} = 40 \Omega$$

$$C_{01} := \frac{V_1 \cdot D^2 \cdot T_s}{R_{01} \cdot \Delta V_{C01} \cdot (1 - D)^2} \quad C_{01} = 2.5 \times 10^{-5} \text{ F} \quad \text{valor do capacitor C0}$$

5- Cálculo do resistor de saída

Cálculo de R0:

$$R_0 := \frac{V_0^2}{P_0} \quad R_0 = 80 \Omega \quad \text{valor do resistor R0}$$

6- Exportando os parametros para o Psim

$$V_{in} := \frac{V_{in}}{V} \quad V_{in} = 100$$

$$L_{11} := \frac{L_1}{H} \quad L_1 = 1 \times 10^{-3} \text{ H}$$

$$L_{22} := \frac{L_2}{H} \quad L_2 = 4 \times 10^{-3}$$

$$C_{int} := \frac{C_{int}}{F} \quad C_{int} = 2.5 \times 10^{-5}$$

$$C_3 := \frac{C_3}{F} \quad C_3 = 2.5 \times 10^{-5}$$

$$R_0 := \frac{R_0}{\Omega} \quad R_0 = 80$$

$$f_{\text{chav}} := \frac{f_s}{\text{Hz}} \quad f_{\text{chav}} = 5 \times 10^4$$

$$a := 360 \cdot D \quad a = 180$$

$$b := 180 + (360 \cdot D) \quad b = 360$$

$$C_{01} := \frac{C_{01}}{F} \quad C_{01} = 2.5 \times 10^{-5}$$

$$L_5 := \frac{L_5}{H} \quad L_5 = 4 \times 10^{-3}$$

$$p := \begin{pmatrix} \text{"VDC="} & V_{\text{in}} \\ \text{"L1="} & L_{11} \\ \text{"L2="} & L_2 \\ \text{"Cint="} & C_{\text{int}} \\ \text{"C3="} & C_3 \\ \text{"R0="} & R_0 \\ \text{"fs="} & f_{\text{chav}} \\ \text{"D1="} & D \\ \text{"A="} & a \\ \text{"B="} & b \\ \text{"C0="} & C_{01} \\ \text{"L5="} & L_5 \end{pmatrix}$$

... \seplic.txt

6.1 - Cálculo Físico do Indutor L1 SEPIC 1mH 5A

$$L_1 = 1 \times 10^{-3} \text{ H} \quad f_s = 5 \times 10^4 \frac{1}{\text{s}}$$

Produto Especificado: Núcleo Toroidal Pó de Ferro Magmattec

Produto - MMTS60T5715 Sendust MAGMATEC permeabilidade 60

Número de espiras: $A_L := 138 \cdot 10^{-9} \text{ H}$

$$N := \sqrt{\left(\frac{L_1}{A_L}\right)} \quad N = 85.126$$

$$N_e := \text{ceil}\left[\sqrt{\left(\frac{L_1}{A_L}\right)}\right] \quad N_e = 86$$

Para o projeto é assumido o número inteiro de espiras

$$L_e := 12.5 \cdot 10^{-2} \text{ m}$$

$$I_{in} = 5 \text{ A}$$

$$\mu_r := 60$$

$$\mu_0 = 1.257 \times 10^{-6} \frac{\text{kg} \cdot \text{m}}{\text{A}^2 \cdot \text{s}^2}$$

$$B_{DC} := \frac{\mu_r \cdot \mu_0 \cdot N \cdot I_{in}}{L_e} \quad B_{DC} = 0.257 \text{ T}$$

$$B_{sat} := 1.05 \text{ T}$$

$$N_{maxB} := \frac{0.8 \cdot B_{sat} \cdot L_e}{\mu_0 \cdot \mu_r \cdot I_{in}} \quad N_{maxB} = 278.521$$

Dados:

Indutância:

$$L_1 = 1 \times 10^{-3} \text{ H}$$

Indução máxima:

$$B_{\max} := B_{\text{sat}} = 1.05 \text{ T}$$

Fator de ocupação:

$$K_w := 0.4$$

Densidade de corrente:

$$J_{\max} := 450 \frac{\text{A}}{\text{cm}^2}$$

Seção dos Condutores:

$$S_{Lm1} := \frac{I_{\text{in}}}{J_{\max}} \quad S_{Lm1} = 1.111 \times 10^{-6} \text{ m}^2$$

$$S_{Lm} := \frac{(S_{Lm1})}{\text{cm}^2} \quad S_{Lm} = 0.011$$

Cálculo da bitola dos condutores:

Penetração máxima:

$$\Delta := \frac{7.5}{\sqrt{f_s}}$$

$$2 \cdot \Delta = 0.067 \text{ s}^{0.5}$$

Para este coeficiente de penetração a bitola máxima do fio é:

AWG25

$$S_{\text{fio}} := (0.001624 \text{ cm}^2)$$

**Tabela de Fios Esmaltados-livro:
Projeto de Fontes Chaveadas**

$$S_{\text{fio_isolado}} := 0.002078$$

$$\rho_{\text{fio}} := 0.001419 \frac{\Omega}{\text{cm}}$$

Área de Cobre:

$$A_{\text{cobre}} := \frac{I_{\text{in}}}{J_{\max}}$$

$$A_{\text{cobre}} = 1.111 \times 10^{-6} \text{ m}^2$$

Número de condutores:

$$n := \frac{A_{\text{cobre}}}{S_{\text{fio}} \text{ cm}^2}$$

$$n = 6.842$$

$$n_{\text{cond}} := \text{ceil} \left(\frac{A_{\text{cobre}}}{S_{\text{fio}} \text{ cm}^2} \right)$$

$$n_{\text{cond}} = 7$$

Possibilidade de execução:

$$K_w = 0.4$$

$$D_{\text{cobre}} := 0.45 \text{ mm}$$

$$D_{\text{int_toroide}} := 26.4 \text{ mm}$$

$$N_{\text{max_esp}} := K_w \cdot \frac{D_{\text{int_toroide}}^2}{\left[(n_{\text{cond}}) \cdot (D_{\text{cobre}})^2 \right]}$$

$$N_{\text{max_esp}} = 196.673$$

Ok! Pode ser executado ($N_e \cdot n_{\text{cond}} < N_{\text{max_esp}}$)

Comprimento do fio de cobre:

$$\underline{H} := 15.2 \cdot 10^{-1} \text{ cm}$$

$$L_{\text{ar}} := 57.2 \cdot 10^{-1} \text{ cm} - 26.4 \cdot 10^{-1} \text{ cm} \quad L_{\text{ar}} = 0.031 \text{ m}$$

$$\text{MLT} := (2 \cdot H) + (2 \cdot L_{\text{ar}}) \quad \text{MLT} = 0.092 \text{ m}$$

$$L_{\text{enroll}} := \text{MLT} \cdot N_e$$

$$L_{\text{enroll}} = 7.912 \text{ m}$$

Comprimento Total do Enrolamento do Indutor

$$L_{\text{enrol}} := \frac{(L_{\text{enroll}})}{100}$$

$$L_{\text{enrol_total}} := (L_{\text{enroll}}) \cdot n_{\text{cond}}$$

$$L_{\text{enrol_total}} = 55.384 \text{ m}$$

6.2 - Cálculo Físico do Indutor L2 SEPIC 4mH 2.A

$$L_2 = 4 \times 10^{-3} \text{ H} \quad f_s = 5 \times 10^4 \frac{1}{\text{s}}$$

Produto Especificado: Núcleo Toroidal Pó de Ferro Magmattec

Produto - MMTS60T5715 Sendust MAGMATEC permeabilidade 60

Número de espiras: $A_L := 138 \cdot 10^{-9} \text{ H}$

$$N := \sqrt{\left(\frac{L_2}{A_L}\right)} \quad N = 170.251$$

$$N_e := \text{ceil}\left[\sqrt{\left(\frac{L_2}{A_L}\right)}\right] \quad N_e = 171$$

Para o projeto é assumido o número inteiro de espiras

$$L_e := 12.5 \cdot 10^{-2} \text{ m}$$

$$I_{L2} = 2.5 \text{ A}$$

$$\mu_r := 60$$

$$\mu_0 = 1.257 \times 10^{-6} \frac{\text{m} \cdot \text{kg}}{\text{A}^2 \cdot \text{s}^2}$$

$$B_{DC} := \frac{\mu_r \cdot \mu_0 \cdot N \cdot I_{L2}}{L_e} \quad B_{DC} = 0.257 \text{ T}$$

$$B_{\text{sat}} := 1.05 \text{ T}$$

$$N_{\text{maxB}} := \frac{0.8 \cdot B_{\text{sat}} \cdot L_e}{\mu_0 \cdot \mu_r \cdot I_{L2}} \quad N_{\text{maxB}} = 557.042$$

Dados:

Indutância:

$$L_2 = 4 \times 10^{-3} \text{ H}$$

Indução máxima:

$$B_{\max} := B_{\text{sat}} = 1.05 \text{ T}$$

Fator de ocupação:

$$K_w := 0.4$$

Densidade de corrente:

$$J_{\max} := 450 \frac{\text{A}}{\text{cm}^2}$$

Seção dos Condutores:

$$S_{Lm1} := \frac{I_{L2}}{J_{\max}} \quad S_{Lm1} = 5.556 \times 10^{-7} \text{ m}^2$$

$$S_{Lm} := \frac{(S_{Lm1})}{\text{cm}^2} \quad S_{Lm} = 5.556 \times 10^{-3}$$

Cálculo da bitola dos condutores:

Penetração máxima:

$$\Delta := \frac{7.5}{\sqrt{f_s}}$$

$$2 \cdot \Delta = 0.067 \text{ s}^{0.5}$$

Para este coeficiente de penetração a bitola máxima do fio é:

AWG25

$$S_{\text{fio}} := (0.001624 \text{ cm}^2)$$

**Tabela de Fios Esmaltados-livro:
Projeto de Fontes Chaveadas**

$$S_{\text{fio_isolado}} := 0.002078$$

$$\rho_{\text{fio}} := 0.001419 \frac{\Omega}{\text{cm}}$$

Área de Cobre:

$$A_{\text{cobre}} := \frac{I_{L2}}{J_{\max}} \quad A_{\text{cobre}} = 5.556 \times 10^{-7} \text{ m}^2$$

Número de condutores:

$$n := \frac{A_{\text{cobre}}}{S_{\text{fio}} \text{ cm}^2} \quad n = 3.421$$

$$n_{\text{cond}} := \text{ceil} \left(\frac{A_{\text{cobre}}}{S_{\text{fio}} \text{ cm}^2} \right)$$

$$n_{\text{cond}} = 4$$

Possibilidade de execução:

$$K_w = 0.4$$

$$D_{\text{cobre}} := 0.45 \text{ mm}$$

$$D_{\text{int_toroide}} := 26.4 \text{ mm}$$

$$N_{\text{max_esp}} := K_w \cdot \frac{D_{\text{int_toroide}}^2}{\left[(n_{\text{cond}}) \cdot (D_{\text{cobre}})^2 \right]}$$

$$N_{\text{max_esp}} = 344.178$$

Ok! Pode ser executado ($N_e \cdot n_{\text{cond}} < N_{\text{max_esp}}$)

Comprimento do fio de cobre:

$$\underline{H} := 15.2 \cdot 10^{-1} \text{ cm}$$

$$L_{\text{ar}} := 57.2 \cdot 10^{-1} \text{ cm} - 26.4 \cdot 10^{-1} \text{ cm} \quad L_{\text{ar}} = 0.031 \text{ m}$$

$$\text{MLT} := (2 \cdot H) + (2 \cdot L_{\text{ar}}) \quad \text{MLT} = 0.092 \text{ m}$$

$$L_{\text{enroll}} := \text{MLT} \cdot N_e$$

$$L_{\text{enroll}} = 15.732 \text{ m}$$

Comprimento Total do Enrolamento do Indutor

$$L_{\text{enrol}} := \frac{(L_{\text{enroll}})}{100}$$

$$L_{\text{enrol_total}} := (L_{\text{enroll}}) \cdot n_{\text{cond}}$$

$$L_{\text{enrol_total}} = 62.928 \text{ m}$$

$$C_3 := \frac{C_3}{F} \quad C_3 = 2.5 \times 10^{-5}$$

$$R_0 := \frac{R_0}{\Omega} \quad R_0 = 80$$

$$f_{\text{chav}} := \frac{f_s}{\text{Hz}} \quad f_{\text{chav}} = 5 \times 10^4$$

$$a := 360 \cdot D \quad a = 180$$

$$b := 180 + (360 \cdot D) \quad b = 360$$

$$C_{01} := \frac{C_{01}}{F} \quad C_{01} = 2.5 \times 10^{-5}$$

$$L_{55} := \frac{L_5}{H} \quad L_5 = 4 \times 10^{-3} H$$

$$p := \begin{pmatrix} \text{"VDC="} & V_{\text{in}} \\ \text{"L1="} & L_{11} \\ \text{"L2="} & L_{22} \\ \text{"Cint="} & C_{\text{int}} \\ \text{"C3="} & C_3 \\ \text{"R0="} & R_0 \\ \text{"fs="} & f_{\text{chav}} \\ \text{"D1="} & D \\ \text{"A="} & a \\ \text{"B="} & b \\ \text{"C0="} & C_{01} \\ \text{"L5="} & L_{55} \end{pmatrix}$$

 **sepic.txt**

6.3 - Cálculo Físico do Indutor L5 SEPIC 4mH 2.5 A

$$L_5 = 4 \times 10^{-3} \text{ H} \quad f_s = 5 \times 10^4 \frac{1}{\text{s}}$$

Produto Especificado: Núcleo Toroidal Pó de Ferro Magmattec

Produto - MMTS60T5715 Sendust MAGMATEC permeabilidade 60

Número de espiras: $A_L := 138 \cdot 10^{-9} \text{ H}$

$$N := \sqrt{\left(\frac{L_2}{A_L}\right)} \quad N = 170.251$$

$$N_e := \text{ceil}\left[\sqrt{\left(\frac{L_2}{A_L}\right)}\right] \quad N_e = 171$$

$$L_e := 12.5 \cdot 10^{-2} \text{ m}$$

Para o projeto é assumido o número inteiro de espiras

$$I_{L5} = 2.5 \text{ A}$$

$$\mu_r := 60$$

$$\mu_0 = 1.257 \times 10^{-6} \frac{\text{m} \cdot \text{kg}}{\text{A}^2 \cdot \text{s}^2}$$

$$B_{DC} := \frac{\mu_r \cdot \mu_0 \cdot N \cdot I_{L5}}{L_e} \quad B_{DC} = 0.257 \text{ T}$$

$$B_{\text{sat}} := 1.05 \text{ T}$$

$$N_{\text{maxB}} := \frac{0.8 \cdot B_{\text{sat}} \cdot L_e}{\mu_0 \cdot \mu_r \cdot I_{L5}} \quad N_{\text{maxB}} = 557.042$$

Dados:

Indutância:

$$L_5 = 4 \times 10^{-3} \text{ H}$$

Indução máxima:

$$B_{\max} := B_{\text{sat}} = 1.05 \text{ T}$$

Fator de ocupação:

$$K_w := 0.4$$

Densidade de corrente:

$$J_{\max} := 450 \frac{\text{A}}{\text{cm}^2}$$

Seção dos Condutores:

$$S_{Lm1} := \frac{I_{L5}}{J_{\max}}$$

$$S_{Lm1} = 5.556 \times 10^{-7} \text{ m}^2$$

$$S_{Lm} := \frac{(S_{Lm1})}{\text{cm}^2}$$

$$S_{Lm} = 5.556 \times 10^{-3}$$

Cálculo da bitola dos condutores:

Penetração máxima:

$$\Delta := \frac{7.5}{\sqrt{f_s}}$$

$$2 \cdot \Delta = 0.067 \text{ s}^{0.5}$$

Para este coeficiente de penetração a bitola máxima do fio é:

AWG25

$$S_{\text{fio}} := (0.001624 \text{ cm}^2)$$

**Tabela de Fios Esmaltados-livro:
Projeto de Fontes Chaveadas**

$$S_{\text{fio_isolado}} := 0.002078$$

$$\rho_{\text{fio}} := 0.001419 \frac{\Omega}{\text{cm}}$$

Área de Cobre:

$$A_{\text{cobre}} := \frac{I_{L5}}{J_{\max}}$$

$$A_{\text{cobre}} = 5.556 \times 10^{-7} \text{ m}^2$$

Número de condutores:

$$n := \frac{A_{\text{cobre}}}{S_{\text{fio}} \text{ cm}^2}$$

$$n = 3.421$$

$$n_{\text{cond}} := \text{ceil} \left(\frac{A_{\text{cobre}}}{S_{\text{fio}} \text{ cm}^2} \right)$$

$$n_{\text{cond}} = 4$$

Possibilidade de execução:

$$K_w = 0.4$$

$$D_{\text{cobre}} := 0.45 \text{ mm}$$

$$D_{\text{int_toroide}} := 26.4 \text{ mm}$$

$$N_{\text{max_esp}} := K_w \cdot \frac{D_{\text{int_toroide}}^2}{\left[(n_{\text{cond}}) \cdot (D_{\text{cobre}})^2 \right]}$$

$$N_{\text{max_esp}} = 344.178$$

Ok! Pode ser executado ($N_e \cdot n_{\text{cond}} < N_{\text{max_esp}}$)

Comprimento do fio de cobre:

$$\underline{H} := 15.2 \cdot 10^{-1} \text{ cm}$$

$$L_{\text{ar}} := 57.2 \cdot 10^{-1} \text{ cm} - 26.4 \cdot 10^{-1} \text{ cm} \quad L_{\text{ar}} = 0.031 \text{ m}$$

$$\text{MLT} := (2 \cdot H) + (2 \cdot L_{\text{ar}}) \quad \text{MLT} = 0.092 \text{ m}$$

$$L_{\text{enroll}} := \text{MLT} \cdot N_e$$

$$L_{\text{enroll}} = 15.732 \text{ m}$$

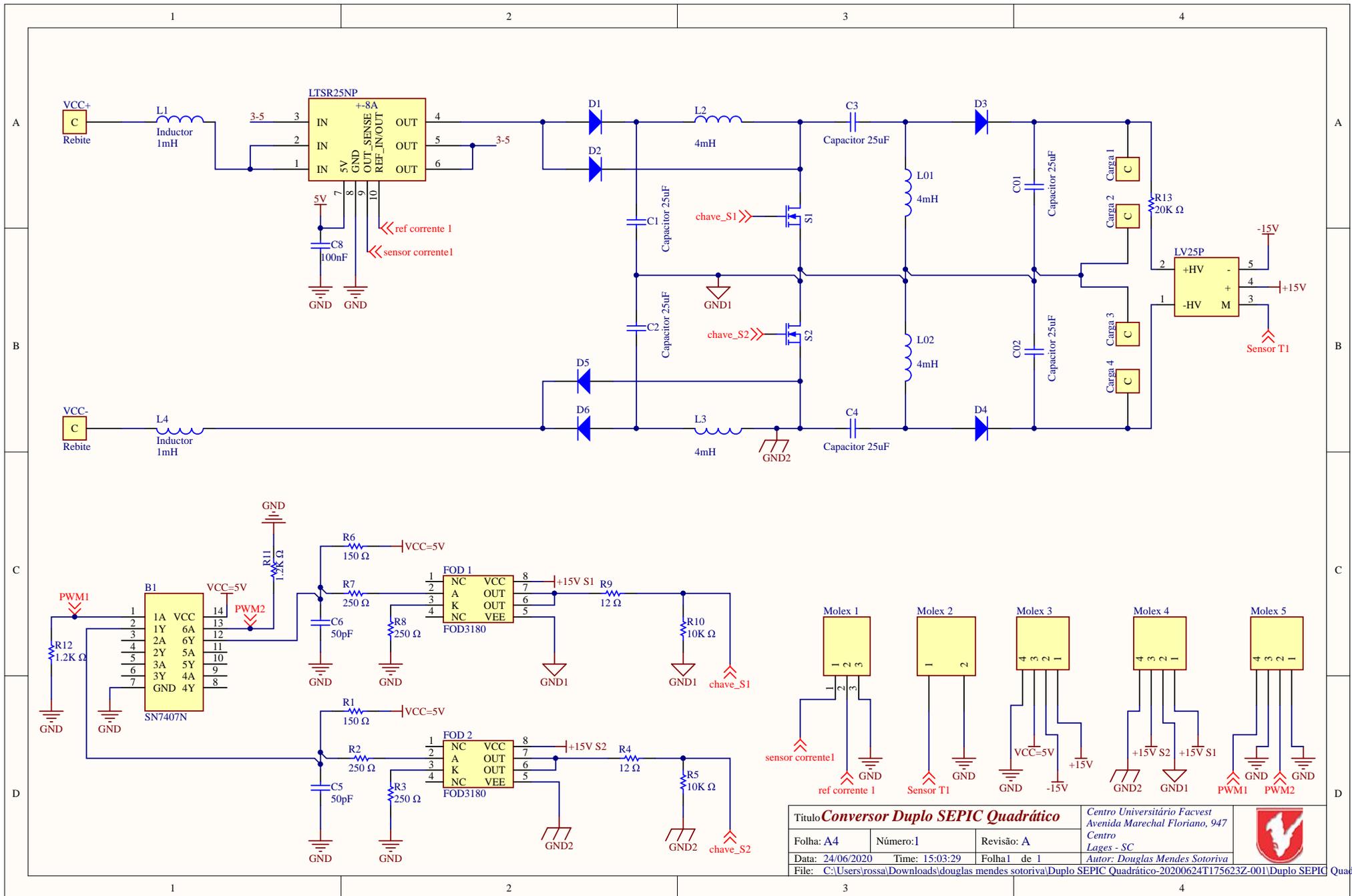
Comprimento Total do Enrolamento do Indutor

$$L_{\text{enrol}} := \frac{(L_{\text{enroll}})}{100}$$

$$L_{\text{enrol_total}} := (L_{\text{enroll}}) \cdot n_{\text{cond}}$$

$$L_{\text{enrol_total}} = 62.928 \text{ m}$$

APÊNDICE B - DIAGRAMA ALTIUM DESIGNER



Título <i>Conversor Duplo SEPIC Quadrático</i>			Centro Universitário Facvest Avenida Marechal Floriano, 947 Centro Lages - SC	
Folha: A4	Número: 1	Revisão: A		
Data: 24/06/2020	Time: 15:03:29	Folha 1 de 1		
File: C:\Users\rossa\Downloads\douglas mendes sotoriva\Duplo SEPIC Quadrático-20200624T175623Z-001\Duplo SEPIC Quadrát				